

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局



(43)国際公開日
2003年5月30日 (30.05.2003)

PCT

(10)国際公開番号
WO 03/044872 A1

(51)国際特許分類⁷:

H01L 33/00

(71)出願人(米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒570-8677 大阪府守口市京阪本通2丁目5番5号 Osaka (JP). 鳥取三洋電機株式会社 (TOTTORI SANYO ELECTRIC CO., LTD) [JP/JP]; 〒680-0061 鳥取県鳥取市南吉方3丁目201番地 Tottori (JP).

(21)国際出願番号:

PCT/JP02/12087

(22)国際出願日:

2002年11月19日 (19.11.2002)

(25)国際出願の言語:

日本語

(72)発明者; および

(26)国際公開の言語:

日本語

(75)発明者/出願人(米国についてのみ): 口野 啓史 (KOHNO,Keishi) [JP/JP]; 〒680-0061 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内 Tottori (JP). 八木 克己 (YAGI,Katsumi) [JP/JP]; 〒680-0061 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内 Tottori (JP).

(30)優先権データ:

特願2001-353003

2001年11月19日 (19.11.2001) JP

特願2001-358042

2001年11月22日 (22.11.2001) JP

特願2002-138356 2002年5月14日 (14.05.2002) JP

特願2002-138357 2002年5月14日 (14.05.2002) JP

特願2002-289732 2002年10月2日 (02.10.2002) JP

特願2002-289731 2002年10月2日 (02.10.2002) JP

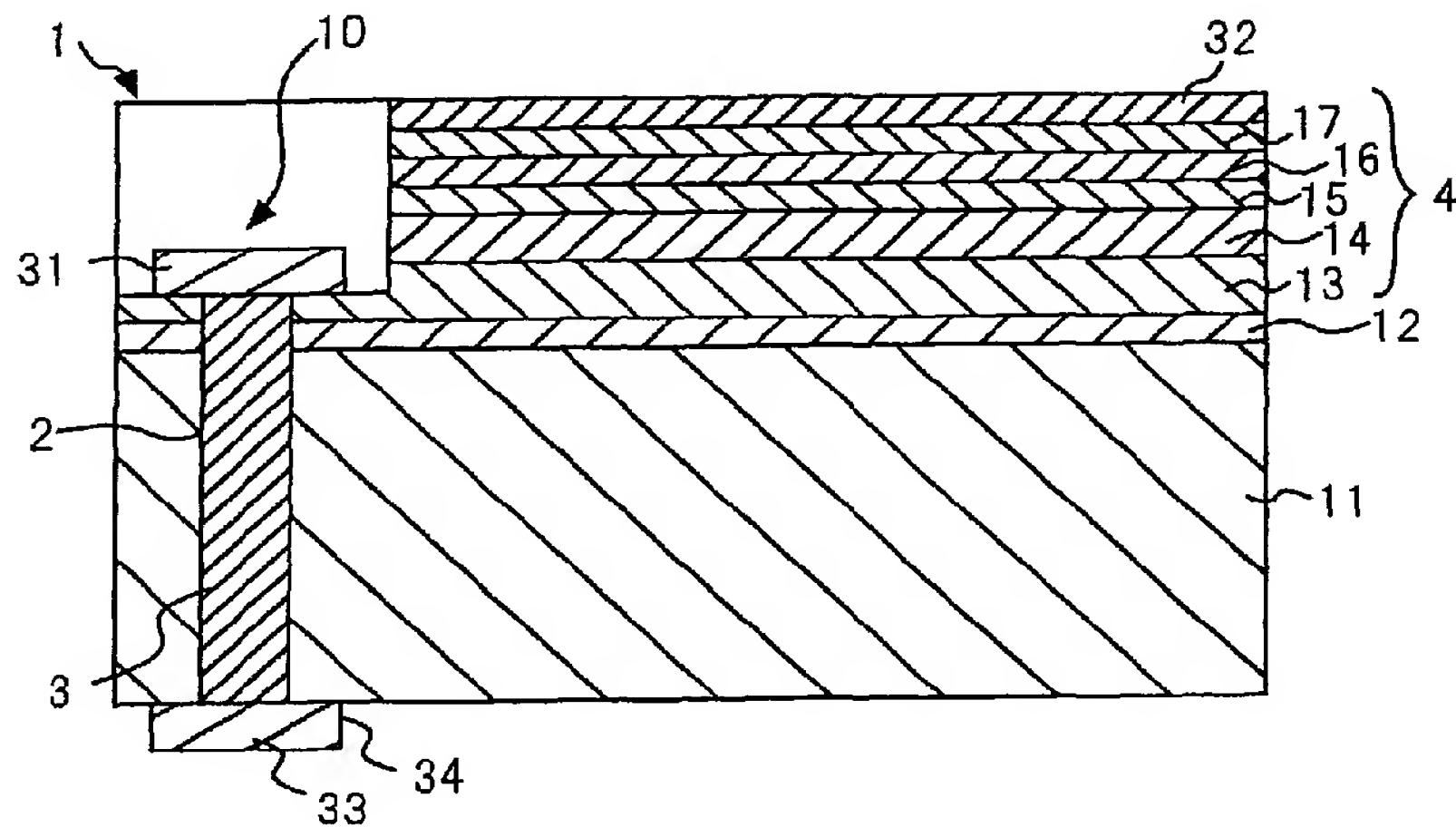
(74)代理人: 鳥居 洋 (TORII,Hiroshi); 〒531-0072 大阪府大阪市北区豊崎3丁目20番10号 Osaka (JP).

(81)指定国(国内): CN, JP, KR, US.

[続葉有]

(54) Title: COMPOUND SEMICONDUCTOR LIGHT EMITTING DEVICE AND ITS MANUFACTURING METHOD

(54)発明の名称: 化合物半導体発光素子及びその製造方法



(57) Abstract: A compound semiconductor light emitting device for preparing a chip which improves the light extraction efficiency, enables mounting of easy positioning with only once wire bonding, and leads to a reduction in the manhour. One face of an insulative substrate (11) is overlaid with a semiconductor layer (4) consisting of a plurality of semiconductor thin films to form an active layer (15). One electrode (33) is formed on the top face of this semiconductor layer (4), and the other electrode (33) on the other face of the insulative substrate (11). For the exposure of a first semiconductor thin film layer (13) connected to the other electrode (33), the semiconductor film over the first semiconductor thin film layer (13) is removed to form an exposure region (10). This exposure region (10) is provided with a through hole (2) penetrating through the insulative substrate (11) and first semiconductor thin film layer (13). The first semiconductor thin film layer (13) and the other electrode (33) are electrically connected with a conductive material (3) formed on the through hole (2).

[続葉有]

WO 03/044872 A1



(84) 指定国(広域): ヨーロッパ特許(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
— 国際調査報告書

(57) 要約:

光取り出し効率向上と、1回のワイヤボンディングで済み、位置合わせの容易な実装が可能で、工数の低減につながるチップを作成できる化合物半導体発光素子である。絶縁性の基板(11)の一方の面に、活性層(15)を形成すべく複数の半導体薄膜からなる半導体層(4)が積層形成され、この半導体層(4)の上面に一方の電極(33)が形成され、絶縁性基板(11)の他面に他方の電極(33)が形成される。他方の電極(33)と接続される第1の半導体薄膜層(13)を露出するために第1の半導体薄膜層(13)上の半導体膜を除去して露出領域(10)が形成され、この露出領域(10)に絶縁性基板(11)及び第1の半導体薄膜層(13)を貫く貫通孔(2)が設けられ、第1の半導体薄膜層(13)と他方の電極(33)とを貫通孔(2)に形成した導電性材料(3)で電気的に接続する。

明細書

化合物半導体発光素子及びその製造方法

5 技術分野

本発明は、青色発光ダイオード、青色レーザダイオード等の化合物半導体発光素子とその製造方法に関わり、特にサファイア等の絶縁性基板上にエピタキシャル成長された窒化物系化合物半導体を備える発光素子とその製造方法に関する。

10

背景技術

青色発光ダイオード、青色レーザダイオード等に用いる窒化物系化合物半導体のエピタキシャル成長は、窒化物系化合物半導体と格子整合するサファイア (Al_2O_3) 基板上に行われるのが一般的である。窒化物系化合物半導体を用いた青色系の半導体素子の基本構造は、例えば、第23図に示されるような構造になっている。すなわち、サファイア基板210上に、例えば、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) からなるバッファ層220が設けられ、このバッファ層220上に、例えば、シリコン(Si)がドープされたn型の GaN からなるn型コンタクト層230が形成されている。そして、n型コンタクト層230上に、例えば、シリコン(Si)がドープされたn型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) からなるn型クラッド層240が形成されている。このn型クラッド層240上に、例えば、 $\text{Al}_a\text{In}_b\text{Ga}_{1-a-b}\text{N}$ ($0 \leq a, 0 \leq b, a + b \leq 1$) 組成の多重量子井戸からなる活性層250が形成されている。この活性層250上に、例えば、マグネシウム(Mg)がドープされたp型の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$) からなるp型クラッド層260が形成され、

この p 型クラッド層 260 上に、例えば、マグネシウム (Mg) がドープされた p 型の GaN からなる p 型コンタクト層 270 が形成されている。

そして、p 型コンタクト層 270 の表面に p 型電極 280 が設けられ、
5 積層された半導体層の一部がエッチングされて露出した n 型コンタクト層 230 の表面に n 型電極 290 が設けられている。

上記したサファイア基板は絶縁体であるため、導電性基板を備える通常の発光デバイスのように、基板裏面に電極を設け、半導体層表面に設けられたもうひとつの電極とで両極の電極を成し、通電することができ
10 ない。

このため、上記したように、半導体層の表面から半導体層の一部を取り除き、一方の伝導型半導体層を露出させ、残った半導体層表面に他方の極の電極を形成することで、半導体層表面側に両方の電極を設け通電し、デバイスとして機能させていた。

15 この構造では両極電極が同一面側に存在するため、遮光される部分の面積が大きく、光取り出し効率が悪い。そして、両極電極が同一面側に存在する所為でどうしても 2 回のワイヤボンディングが必要であるという問題があった。更に、フェースダウン実装する場合、チップの両極電極が、それに対向する基台の電極の位置と正確に合致しなければなら
20 ず、この位置合わせが非常に精密で難しいという問題があった。

ところで、サファイア基板側から半導体層とコンタクトを取るためにサファイア基板にコンタクト孔を形成した半導体発光素子が、特開平 10-173235 号公報に示されている。この半導体発光素子は、サファイア基板の裏面側に段差が形成され、この段差により薄く形成された基板の肉薄部分に半導体層を露出させるコンタクト孔が反応性イオンエッ칭により設けられている。

確かに、上記明細書に示されている半導体発光素子においては、サファイア基板側から半導体層とのコンタクトを取ることができ、基板側と半導体層側とに電極を分けて配置させることができる。

しかし、この素子においては、反応性イオンエッチングでコンタクト孔を形成するために、予め基板に段差を形成する必要があり、工程が複雑になると共に、エッチング加工時に基板の割れが発生しやすいなどの問題があった。

そこで、本発明は、光取り出し効率の向上を図ることを課題の1つとする。そして、1回のワイヤボンディングで済み、位置合わせの容易な実装が可能で、工数の低減につながるチップの作製を課題の1つとする。更に、工程数を削減し、基板の割れなどの発生を削減し、歩留まりの良い素子を提供することを課題の1つとしている。

発明の開示

15 本発明は、請求の範囲1に記載のように、絶縁性基板と、この絶縁性基板の一面上に活性層を形成すべく積層される複数の半導体薄膜からなる半導体層と、この半導体層の上面に設けられる一方の電極と、前記絶縁性基板の他面に設けられる他方の電極と、他方の電極と接続される第1の半導体薄膜層を露出するために第1の半導体薄膜層上の半導体膜を除去して形成された露出領域と、この露出領域に前記絶縁性基板及び第1の半導体薄膜層を貫く貫通孔と、前記第1の半導体薄膜層と前記他方の電極とを電気的に接続する前記貫通孔に形成される電気的パスと、を備えることを特徴とする。

また、本発明は、請求の範囲2に記載のように、前記電気的パスは、前記貫通孔の内壁に形成された導電材料、または前記貫通孔に充填された導電材料によって形成されることを特徴とする。

更に、本発明は、請求の範囲3に記載のように、前記電気的パスの前記絶縁性基板の他面に設けた電極は、ワイヤボンドのためのパッド電極が形成されていることを特徴とする。

また、本発明は、請求の範囲4に記載のように、前記絶縁性基板が
5 サファイア基板であり、前記半導体薄膜層が窒化ガリウム系化合物半導体層であることを特徴とする。

また、本発明は、請求の範囲5に記載のように、前記一方の電極が基台に電気接続し、前記絶縁性基板側が主たる光取り出し面側であることを特徴とする。

10 また、本発明は、請求の範囲6に記載のように、前記貫通孔は、直徑 $30\text{ }\mu\text{m}\sim100\text{ }\mu\text{m}$ の範囲であることを特徴とする。

更に、本発明は、請求の範囲7に記載のように、前記電気的パスとは別の電気的パスを介して前記絶縁性基板の他面に設けた電極と前記第1の半導体薄膜層を電気的に接続するように、前記貫通孔とは別の溝もしくは縦穴を前記絶縁性基板に設けたことを特徴とする。
15

本発明は、請求の範囲8に記載のように、絶縁性基板の一面上に活性層を形成すべく複数の半導体薄膜からなる半導体層を積層形成し、この半導体層の上面に一方の電極を設ける化合物半導体発光素子の製造方法において、他方の電極がコンタクトされる第1の半導体薄膜層
20 を露出するために第1の半導体層上の半導体膜を除去して露出領域を形成し、この露出領域に前記絶縁性基板及び第1の半導体層を貫く貫通孔をレーザ加工により設け、前記絶縁性基板の他面に設けた電極と前記第1の半導体薄膜層を前記貫通孔に形成した電気的パスを介して電気的に接続することを特徴とする。

25 また、本発明は、請求の範囲9に記載のように、前記露出領域に素子を貫く貫通孔をレーザ加工によって設ける際、加工を半導体層の積層側から

行うことを特徴とする。

更に、本発明は、請求の範囲 10 に記載のように、前記貫通孔を開けた後、穴内をドライエッチングによって清浄することを特徴とする。

また、本発明は、請求の範囲 11 に記載のように、前記貫通孔を開けた後、孔内を塩素系、フッ素系のガスを用いてドライエッチングによって清浄することを特徴とする。
5

また、本発明は、請求の範囲 12 に記載のように、前記化合物半導体発光素子が複数形成されたウェハを個々の発光素子に分割する際に、レーザ加工によって溝を形成し、この溝に沿ってウェハを個々の発光
10 素子に分割することを特徴とする。

また、本発明は、請求の範囲 13 に記載のように、前記溝加工の後、加工によってダメージを受けた半導体層を塩素系、フッ素系のガスを用いてドライエッチングによって除去することを特徴とする。

更に、本発明は、請求の範囲 14 に記載のように、前記溝加工をレ
15 ザ加工によって行う際、加工を絶縁性基板側、または半導体層積層側、または絶縁性基板側、半導体層積層側の両方から行うことを特徴とする。

本発明は、請求の範囲 15 に記載のように、絶縁性基板と、この絶縁性基板の一面上に活性層を形成すべく積層される複数の半導体薄膜
20 からなる半導体層と、この半導体層の上面に設けられる一方の電極と、前記絶縁性基板の他面に設けられる他方の電極と、前記絶縁性基板を貫通し他方の電極が接続される第 1 の半導体薄膜層に達する深さのレーザ加工により形成された縦穴と、前記第 1 の半導体薄膜層と前記他方の電極とを電気的に接続する前記縦穴に形成される導電性材料から
25 なる電気的パスと、を備えることを特徴とする。

また、本発明は、請求の範囲 16 に記載のように、前記導電性部材

は、その全部、もしくは一部が透光性とされていることを特徴とする。

更に、本発明は、請求の範囲 17 に記載のように、前記縦穴は、その入口がそれよりも大きな面積のパッド電極によって塞がれていることを特徴とする。

5 また、本発明は、請求の範囲 18 に記載のように、前記縦穴は、前記絶縁性基板の側面よりも内側に一定の間隔を保って形成されていることを特徴とする。

また、本発明は、請求の範囲 19 に記載のように、前記絶縁性基板の他面の前記縦穴とは離れた位置にパッド電極を配置し、このパッド電極と前記導電性材料とを電気的に接続したことを特徴とする。

また、本発明は、請求の範囲 20 に記載のように、前記縦穴は、直徑 $30 \mu m \sim 100 \mu m$ の範囲であることを特徴とする。

また、本発明は、請求の範囲 21 に記載のように、前記縦穴は、その深さ方向に向かって先細りの断面形状であることを特徴とする。

15 更に、本発明は、請求の範囲 22 に記載のように、前記絶縁性基板がサファイア基板であり、前記半導体薄膜層が窒化ガリウム系化合物半導体層であることを特徴とする。

また、本発明は、請求の範囲 23 に記載のように、前記絶縁性基板側が主たる光取り出し面側であることを特徴とする。

20 更に、本発明は、請求の範囲 24 に記載のように、前記縦穴が複数設けられ、この縦穴に配置した導電性材料が前記絶縁性基板の他面側にて相互に接続されていることを特徴とする。

また、本発明は、請求の範囲 25 に記載のように、前記縦穴のレーザ加工を絶縁性基板側から行うことを特徴とする。

25 また、本発明は、請求の範囲 26 に記載のように、前記縦穴を開けた後、穴内を塩素系、フッ素系のガスを用いてドライエッチングによって清浄す

ることを特徴とする。

本発明は、請求の範囲 27 に記載のように、絶縁性基板の一面に活性層を形成すべく複数の半導体薄膜からなる半導体層を積層形成し、この半導体層の上面に一方の電極を設ける化合物半導体発光素子の製

5 造方法において、前記絶縁性基板の他面側から他方の電極と接続される第 1 の半導体薄膜層に到達する深さの縦穴をレーザ加工によって設け、前記絶縁性基板の他面に設けた電極と前記第 1 の半導体薄膜層を前記縦穴に形成した導電性材料を介して電気的に接続することを特徴とする。

10 また、本発明は、請求の範囲 28 に記載のように、前記化合物半導体発光素子が複数形成されたウェハを個々の発光素子に分割する際に、レーザ加工によって溝を形成し、この溝に沿ってウェハを個々の発光素子に分割することを特徴とする。

また、本発明は、請求の範囲 29 に記載のように、前記溝加工の後、
15 加工によってダメージを受けた半導体層を塩素系、フッ素系のガスを用いてドライエッチングによって除去することを特徴とする。

また、本発明は、請求の範囲 30 に記載のように、前記溝加工をレーザ加工によって行う際、加工を絶縁性基板側、または半導体層積層側、または絶縁性基板側と半導体層積層側の両方から行うことを特徴
20 とする。

図面の簡単な説明

第 1 図は、この発明の第 1 の実施形態にかかる化合物半導体発光素子 1 の裏面側から 1 個の素子を見た底面図、第 2 図は、第 1 図の II-II に沿って断面した化合物半導体発光素子 1 の断面図、第 3 図は、本発明の第 1 の実施形態にかかる化合物半導体発光素子を有する表示器の断面

図である。

第4図は、この発明の第2の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第5図は、第4図のV-Vに沿って断面した化合物半導体発光素子1の断面図、第6図は、本発明の第2の実施形態の変形例を示す素子の底面図、第7図は、本発明の第2の実施形態の変形例を示す素子の底面図、第8図は本発明の第2の実施形態にかかる化合物半導体発光素子を有する表示器の断面図である。

第9図は、この発明の第3の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第10図は、第9図のX-Xに沿って断面した化合物半導体発光素子1の断面図である。

第11図は、この発明の第4の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第12図は、第11図のX-Xに沿って断面した化合物半導体発光素子1の断面図である。

第13図は、この発明の第5の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第14図は、第13図のX-Xに沿って断面した化合物半導体発光素子1の断面図、第15図は、本発明の第6の実施形態の変形例を示す素子の平面図、第16図は、本発明の第6実施形態の変形例を示す素子の平面図である。

第17図は、この発明の第7の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第18図は、第17図のX-Xに沿って断面した化合物半導体発光素子1の断面図である。

第19図は、この発明の第8の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第20図は、第19図のX-Xに沿って断面した化合物半導体発光素子1の断面図、第21図は本発明の第8の実施形態にかかる化合物半導体発光素子を有する表示器の断面図、第22図は、本発明の第8の実施形態の変形例を示す素子の

底面図である。

第23図は、従来例の素子の斜視図である。

発明を実施するための最良の形態

5 本発明を添付の図面に従ってより詳細に説明する。

まず、第1の実施形態について、第1図及び第2図を参照して説明する。第1図は、この発明の第1の実施形態にかかる化合物半導体発光素子1の裏面側から1個の素子を見た底面図、第2図は、第1図のII-IIに沿って断面した化合物半導体発光素子1の断面図である。

10 第2図に示すように、素子1は、その上下方向に貫通する孔2を備えていることを特徴としている。この貫通孔2は、レーザ光を照射するレーザ加工によって直径が $30\text{ }\mu\text{m} \sim 100\text{ }\mu\text{m}$ の円柱状、または円錐状に形成される。尚、貫通孔2は、表裏の開口部の直径が広く、中央部が窪んだ中すぼみ形状に形成しても良い。

15 この実施の形態では直径 $50\text{ }\mu\text{m}$ の孔2をレーザ加工により形成した。レーザは、半導体層の積層側から照射するのが好ましい。この孔2は、素子の上下方向の電気的な通路（電気的パス）として利用される。電気的パスを形成するために、孔2には、その内部を充填するように、導電性材料3が設けられる。この導電性材料3としては、例えば、導電ペーストを圧入法により充填する。

また、導電性材料3は、メッキなどにより形成することもできる。メッキは、例えば、ニッケル（Ni）をシードとして孔2の表面に蒸着した後、銅（Cu）メッキし、孔2の内壁面に導電性材料3を形成すればよい。

25 更に、内部を充填する場合には、導電性ペースト以外に、溶融半田、あるいは金属のマイクロボールなどを用いることができる。

素子 1 は、基板 1 1 上に 2 層以上の半導体薄膜が積層された半導体層 4 を備えて構成される。基板 1 1 は、絶縁性基板によって構成される。基板 1 1 は、例えばサファイア基板によって構成される。素子 1 は、基板 1 1 にバッファ層 1 2 を介して、第 1 の伝導型半導体層と第 2 の伝導型半導体層が積層された半導体層 4 が順次形成される。

バッファ層 1 2 と半導体層 4 は、例えば、MOCVD 法により形成され、例えば、バッファ層 1 2 としては、基板 1 1 上に膜厚 300 nm 程度の $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 層が形成される。そして、このバッファ層 1 2 上に、例えば、シリコン (Si) がドープされた膜厚 3 μm 程度の n 型の GaN 層からなる n 型コンタクト層 1 3 が形成される。そして、n 型コンタクト層 1 3 上に、例えば、シリコン (Si) がドープされた膜厚 300 nm 程度の n 型 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなる n 型クラッド層 1 4 が形成される。この n 型クラッド層 1 4 上に、例えば、 $Al_aIn_bGa_{1-a-b}N$ ($0 \leq a, 0 \leq b, a + b \leq 1$) 組成の多重量子井戸からなる活性層 1 5 が形成されている。この活性層 1 5 上に、例えば、マグネシウム (Mg) がドープされた膜厚 300 nm 程度の p 型の $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$) からなる p 型クラッド層 1 6 が形成され、この p 型クラッド層 1 6 上に、例えば、マグネシウム (Mg) がドープされた膜厚 500 nm 程度の p 型の GaN からなる p 型コンタクト層 1 7 が形成される。

なお、バッファ層 1 2 を介在させることなく直接半導体層 4 を基板 1 1 上に形成することもできる。

n 型コンタクト層 1 3 (第 1 の伝導型半導体層) の一部は、その上に積層された半導体層 (第 2 の伝導型半導体層を含む) が除去され、その一部が露出した露出領域 1 0 を有している。半導体層 4 の除去は、ドライエッチングを含む工程によって行われる。この露出領域 1 0 に、前記

貫通孔 2 を配置している。

半導体層 4 のダメージを抑えるために、基板 1 1 の半導体層 4 が形成された面と同じ側からレーザ照射を行うことが望ましい。孔 2 の形状は上下の直径が同一の円柱状に設定されるが、若干のテーパーが形成される。
5 また、半導体層 4 からレーザを照射した後、基板 1 1 の側からレーザを照射して貫通孔 2 を形成することもできる。レーザは、基板 1 1 において光吸収が生じる波長を有するものが選択される。

ここでは、基板 1 1 にサファイア基板を用いるので、波長が 500 nm 以下の短波長レーザが用いられる。この実施形態では、固体レーザである YAG レーザの第 3 高調波を利用した波長が 355 nm の紫外レーザを用いている。繰り返し周波数 (f) 3 kHz、走査速度 0.5 m m / 秒、デフォーカス (D F) -80 μm、パワー 1.85 W で、n 電極の中心位置を孔 2 の中心位置として半導体層 4 側から 1 秒程度レーザ照射し、50 μm の穴を形成した。孔 2 の直径は、デフォーカス (D F) 、照射時間を制御することで、30 μm ~ 100 μm の間で形成することができる。

なお、レーザの種類は上記以外に、YAG レーザの基本波 1060 nm や、第 2 高調波 533 nm、更に第 4 高調波 266 nm を用いることもできる。

20 上記のように形成された孔 2 に導電性材料 3 が充填される。なお、孔 2 に導電性材料 3 を充填する前に、レーザ加工により半導体層 4 に与えたダメージ層をドライエッティングにより除去するとよい。この半導体層に与えたダメージをドライエッティングにより除去する際に用いるエッティングガスとしては、塩素系、フッ素系のガスを用いることができる。

25 導電性材料 3 の充填は、例えば、次のように行われる。まず、半導体層 4 側を下向きにし、基板 1 1 側に導電性材料を充填した所望の大きさ

の領域をくり抜いた粘着シートのマスクを貼り付ける。マスクのくり抜き部を中心に導電ペーストなどの導電性材料を塗り込む。導電性材料をへらなどで押さえつけ、孔2内に圧入する。孔2内に導電性材料3が圧入され、孔2に導電性材料3を充填すると、マスクである粘着シートを剥がし、200°Cの温度にて、30分間、硬化炉内で熱処理を施し、導電性材料3を硬化させる。その後、余分な導電性材料を剥離液により除去して、孔2内に導電性材料3の充填作業が終わる。

続いて、必要に応じて、基板11の裏面をバックラップし、350μm～430μm程度の基板11の厚みを95μm程度に薄くする。

そして、n型コンタクト層13には、前記露出領域10においてオームックコンタクトをとるための電極31を形成している。露出領域10のn型オームック電極31は、貫通孔2の上縁と接するように配置される。このn型コンタクト層13上に形成されたn型オームック電極31と導電材料3とが電気的に接続される。貫通孔2に形成される導電材料3をn型コンタクト層13とオームックコンタクトが可能な材料を用いれば、この電極31は、前記貫通孔2に配置した導電性材料3と兼ねることもできる。すなわち、貫通孔2に導電性材料3を形成することによって、その材料がn型コンタクト層13とオームックコンタクトが可能であれば、電極31の形成は省略することができる。貫通孔2に形成した導電性材料3を電極31と兼ねることもできる。また、電極31の形成に用いる金属材料を貫通孔2の導電性材料3に兼用することもできる。

p型コンタクト層17には、これとオームックコンタクトをとるための電極32を形成している。この電極32は、p型コンタクト層17の全面を覆うように形成している。この電極32は、素子1の発する光を反射する反射性の電極としている。

更に、この電極 3 2 を p 型コンタクト層 1 7 の一部のみを覆うように形成し、この部分で素子 1 の発する光を反射させ、この部分で反射しなかった光は、この電極 3 2 に対し p 型コンタクト層 1 7 と反対側に形成されたこの素子 1 の発する光の波長を反射する部材によって反射させることもできる。電極 3 2 側から光を取り出す場合などにおいては、この電極 3 2 は、素子 1 の発する光を透過する光透過性の電極とすることもできる。

第 1 図及び第 2 図に示すように、基板 1 1 の半導体層 4 が形成された面とは反対の面（裏面）には、電極 3 3 が形成されている。この電極 3 3 は、前記貫通孔 2 に配置した導電性材料 3 と電気的に接続される。この電極 3 3 は、前記貫通孔 2 に配置した電極材料と兼ねることもできる。この電極 3 3 は所定厚さのパッド電極 3 4 を兼ねている。この実施形態では、第 1 図に示すように、前記貫通孔 2 を覆うように、パッド電極 3 4 を配置しているが、貫通孔 2 と離れた位置にパッド電極 3 4 を配置することもできる。パッド電極 3 4 は、ワイヤボンド接続に利用される。パッド電極 3 4 は、露出領域 1 0 と平面的に重なる位置に配置しているが、例えば、後述する第 19 図に示すものと同様に、露出領域 1 0 と平面的に重なる位置を避けて配置することもできる。

このような素子 1 は、ウェハ（図示せず）として直径が 2 インチ程度の基板上に複数形成された後、そのウェハを基盤の目状に分離することにより、個々の素子とされる。ウェハを分割する際には、前記貫通孔 2 の形成に用いたレーザ光を利用して素子分離用の溝を形成することができる。分離用の溝は、基板 1 1 の半導体層 4 が形成された側と反対側の面、或いは基板 1 1 の半導体層 4 が形成された面、或いは基板 1 1 の半導体層 4 が形成された側と反対側の面及び基板 1 1 の半導体層 4 が形成された面の両方に形成することができる。

分離用溝の深さは、基板 1 1 の半導体層 4 が形成された側と反対側の面に形成する場合は、基板 1 1 の裏側から活性層 1 5 の手前までの深さに設定される。この実施形態では、基板 1 1 の一部が残るように、基板 1 1 の厚さよりも若干短い長さに設定される。基板 1 1 の半導体層 4 が形成された面に溝を形成する場合でも、分離用溝の深さは、基板 1 1 の厚さの 20 ~ 70 % に設定するのが好ましい。更に、レーザ加工で生じたダメージ層を、ドライエッチングによって取り除くことが望ましい。このドライエッチングに使用するエッチングガスとしては、塩素系、フッ素系ガスが適している。

第 3 図は、前記発光素子 1 を備える発光装置を示している。発光素子 1 は、基板 1 1 が上に位置するように上下反転され、第 1 のリード電極 1 0 0 上に配置される。素子 1 の電極 3 2 が導電材料 1 0 1 によって第 1 のリード電極 1 0 0 に電気的に接続される。導電材料 1 0 1 の真上に第 1 のリード電極 1 0 0 が接着するよう注意を要するのみで、微細な位置合わせは不要である。導電材料 1 0 1 が電極 3 1 や n 型コンタクト層 1 3 に接することを防止するために、これらの上を絶縁材料 1 0 2 によって被覆しておくことが望ましい。この被覆のための絶縁材料 1 0 2 は、前記露出領域 1 0 を覆うように予め素子 1 に配置しておくのが望ましい。基板 1 1 側のパッド電極 3 4 と第 2 のリード電極 1 0 3 が金線 1 0 4 などのワイヤボンド線によって電気的に接続される。

第 1 、第 2 のリード電極 1 0 0 、 1 0 3 間に所定の電圧または電流を供給すると、第 1 リード電極 1 0 0 、導電材料 1 0 1 、電極 3 2 、半導体層 4 、電極 3 1 、導電性材料 3 、電極 3 3 (3 4) 、ワイヤボンド線 1 0 4 、第 2 リード電極 1 0 3 の経路が形成され、活性層 1 5 から光が取り出される。ここで、発光素子 1 を LED 表示器に利用する場合は、光取り出し効率を高めるために、素子 1 や電極 1 0 0 、 1 0 3 を樹脂

によってモールドすることが望ましい。

両電極を基板の一方の側に配置する従来例に比べて、基板 1 1 の一方と他方に電極をそれぞれ配置することができるので、電極による遮光を抑制して光り取り出し効率を高めることができる。また、ワイヤボンドも 1 個所で済み、組立作業性を高めることができる。そして p 型の電極 3 2 のみで基台との位置合わせを行えばよく、容易で且つ正確な実装を可能とすることができます。

次に、第 2 の実施形態について、第 4 図及び第 5 図を参照して説明する。第 4 図は素子 1 の底面図で、第 1 図と対応する。第 5 図は、第 4 図の V-V に沿った断面図で、第 1 図と対応する。第 1 図及び第 2 図に示す第 1 の実施形態と同一構成要素には、同一の符号を付し、説明の重複を避けるために、ここではその説明を省略し、相違点を中心に説明する。

素子 1 は、その上下方向に伸びる n 型コンタクト層 1 3 に達し、n 型コンタクト層 1 3 を貫通しない縦穴 2 0 を備えていることを特徴としている。この縦穴 2 0 は、レーザ光を照射するレーザ加工によって直径 3 0 μ m ~ 1 0 0 μ m の円柱状、または円錐状に形成される。尚、縦穴 2 0 は、開口部並びに底部の直径が広く、中央部が窪んだ中すぼみ形状に形成しても良い。

この実施の形態では直径 5 0 μ m の縦穴 2 0 をレーザ加工により形成した。この縦穴 2 0 は、素子の上下方向の電気的な通路（電気的パス）として利用される。電気的パスを形成するために、縦穴 2 0 には、その内面を覆うように金属薄膜などの導電性材料 3 0 が形成される。導電性材料 3 0 は、細部に形成が容易なメッシュによって形成するのが好ましいが、穴の外径が大きい場合やテーパー面が形成されている場合には、金属の蒸着によって形成することもできる。縦穴 2 0 は、その内部を金属材料などの導電性材料によって充填することもできる。

導電性材料 30 をメッキで形成する場合には、例えば、縦穴 20 の内壁に膜厚 20 nm 程度のチタン (Ti) 、白金 (Pt) 、金 (Au) 等の n 型コンタクト層 13 とオーミックコンタクトがとれる積層膜を蒸着により形成し、その後、銅 (Cu) をメッキして、縦穴 20 の内壁面にメッキ層からなる導電性材料 30 を形成する。尚、この導電性材料 30 a は、n 型コンタクト層 11 とオーミックコンタクトが可能な材料だけで形成しても良く、また、オーミックコンタクトが可能な材料で n 型コンタクト層 11 と接触する膜を縦穴 20 内に形成し、その上に、メッキ、導電性ペースト等を設けて導電性材料 30 を形成しても良い。

10 また、金属を充填する場合は、導電性ペースト、溶蝕半田、あるいは金属のマイクロボールなどを用いることができる。

n 型コンタクト層 13 は、第 1 の実施形態においては、その上に位置する半導体層 4 の一部が除去され、その一部が露出して露出領域が形成されていた。しかし、この実施形態では、n 型コンタクト層 13 とコンタクトを取る領域において、n 型コンタクト層 13 とその上に位置する p 型コンタクト層 17 を含む半導体層が同一平面形状に形成されているので、従来の露出領域が形成されていない。

縦穴 20 は、レーザ照射して穴開け加工を施すことによって形成される。レーザ照射は、半導体層 4 へのダメージを抑えるために、基板 11 の半導体層 4 が形成された面（表面）とは反対の面（裏面）側から行われる。縦穴 20 の形状は上下の直径が同一の円柱状に設定されるが、若干のテーパーが形成される。この実施形態では、レーザ照射する前に、例えば、基板 11 の裏面をバックラップし、 $350 \mu m \sim 430 \mu m$ 程度の基板 11 の厚みを $45 \mu m$ 程度に薄くする。そして、開口部の直径が $50 \mu m$ 、底部が $40 \mu m$ のすり鉢状の縦穴 20 を形成した。

レーザは、第 1 の実施形態と同様に、基板 11 において光吸収が生じ

る波長を有するものが選択される。ここでは、基板 1 1 にサファイア基板を用いるので、波長が 500 nm 以下の短波長レーザが用いられる。この第 2 の実施形態も第 1 の実施形態と同様に、固体レーザである YAG レーザの第 3 高調波を利用した波長が 355 nm の紫外レーザを用いている。また、YAG レーザの基本波、1060 nm や、第 2 高調波 533 nm、更に第 4 高調波 266 nm を用いることもできる。

レーザ光は、その強度分布としてガウシアン分布のビームプロファイルを持つものが利用される。縦穴 2 0 は、その先端が n 型コンタクト層 1 3 内に達する範囲で形成される。更に、縦穴 2 0 は、その先端がクラッド層 1 4 には達しない範囲で形成される。

n 型コンタクト層 1 3 に接続された導電性材料 3 0 は、上述したように、n 型コンタクト層 1 3 とオーミックコンタクトをとるに適した金属薄膜が用いられる。p 型コンタクト層 1 7 には、これとオーミックコンタクトをとるための電極 3 2 を形成している。この電極 3 2 は、p 型コンタクト層 1 7 の全面を覆うように形成している。この電極 3 2 は、p 型コンタクト層 1 7 の一部のみを覆うように形成することもできる。この電極 3 2 は、素子 1 の発する光を反射する反射性の電極としている。

電極 3 2 側から光を取り出す場合などにおいては、この電極 3 2 は、素子 1 の発する光を透過する光透過性の電極とすることもできる。この電極 3 2 は、それ自体が透光性である以外に、遮光性の導電性材料を櫛歯状あるいはメッシュ状に形成することによって、光透過性構造を有する電極とすることもできる。この第 2 の実施形態においては、n 型電極上の半導体層 4 を除去していないので、電極 1 2 側から光を取り出す場合には、光の出射面積を広くすることができる。

更に、この電極は、電極 3 2 の側から光を取り出さない場合、この部分通過した光を、この電極 3 2 に対し p 型コンタクト層 1 7 と反対側に

形成されたこの素子の発する光の波長を反射する部材によって反射させることもできる。

第4図及び第5図に示すように、基板11の半導体層4が形成された面とは反対の面には、電極33aが形成されている。この電極33aは、前記縦穴20に配置した導電性材料30aと電気的に接続される。この電極33aは、前記縦穴20に配置した導電性材料30と兼ねることもできる。この電極33aは所定厚さのパッド電極34aを兼ねている。この第2の実施形態では、第4図に示すように、前記縦穴20を塞ぐように、パッド電極34aを配置し、遮光領域の削減を図っているが、後述する第19図に示すものと同様に、縦穴20と離れた位置にパッド電極34aを配置することもできる。パッド電極34aの面積は、縦穴20の入口の面積よりも大きく設定されている。パッド電極34aは、ワイヤボンド接続に利用される。

第4図に示すように、この第2の実施形態では、パッド電極34a及び縦穴20は、基板11の1つの角に位置するようにして配置しているが、第6図、第7図に示すように、平面的に見て基板11の1つの辺の中央近傍や基板の中心部に配置することもできる。縦穴20は、基板11の外側縁11aから一定の距離を保って外側縁11aよりも内側に配置している。

このような素子1は、上記したように、ウェハ(図示せず)として直径が2インチ程度の基板上に複数形成された後、そのウェハを基盤の状態に分離することにより、個々の素子とされる。ウェハを分割する際には、前記縦穴20の形成に用いたレーザ光を利用して素子分離用の溝を形成することができる。分離用の溝は、基板11の半導体層4が形成された側と反対側の面、或いは基板11の半導体層4が形成された面、或いは基板11の半導体層4が形成された側と反対側の面及び基板11

の半導体層 4 が形成された面の両方に形成することができる。分離用溝の深さは、基板 1 1 の半導体層 4 が形成された側と反対側の面に形成する場合は、基板 1 1 の裏側から活性層 1 5 の手前までの深さに設定される。この実施形態では基板 1 1 の一部が残るように、基板 1 1 の厚さよりも若干短い長さに設定される。基板 1 1 の半導体層 4 が形成された面に溝を形成する場合でも、分離用溝の深さは、基板 1 1 の厚さの 20 ~ 70 % に設定するのが好ましい。更に、レーザ加工で生じたダメージ層を、ドライエッチングによって取り除くことが望ましい。

基板 1 1 の裏面に、分離用溝と同様にして、ウェハの縦と横方向に基盤の目状に長溝を形成し、この長溝を介して、n 型コンタクト層 1 3 とのコンタクトをとる構造の場合は、ウェハの分割に際して、長溝から素子の分離が始まることによる素子の形状異常が発生する可能性が高い。

しかしながら、上記実施形態のように、素子分離用溝とは形態が相違する縦穴 2 0 を形成したので、素子分離がこの縦穴 2 0 から始まることに起因して発生する素子形状の異常を未然に防止することができる。

第 8 図は、前記発光素子 1 を備える発光装置を示している。発光素子 1 は、基板 1 1 を光取出面とするために、基板 1 1 が上に位置するよう 20 に上下反転され、第 1 のリード電極 1 0 0 上に配置される。素子 1 の電極 3 2 は導電性材料 1 0 1 によって第 1 のリード電極 1 0 0 に電気的に接続される。基板 1 1 側のパッド電極 3 4 a と第 2 のリード電極 1 0 3 は金線 1 0 4 などのワイヤボンド線によって電気的に接続される。

第 2 のリード電極 1 0 0 、1 0 3 間に所定の電圧または電流を供給すると、第 1 リード電極 1 0 0 、導電材料 1 0 1 、電極 3 2 、半導体層 4 、導電性材料 3 0 a 、電極 3 3 a (3 4 a) 、ワイヤボンド線 1 0 4 、第 25 2 リード電極 1 0 3 の経路が形成され、活性層 1 5 から光が取り出される。したがって、電流経路に電界が集中する個所が少ない構造となり、

静電耐圧を高めることができる。

活性層 15 から出力される光は、基板 11 を透過して素子 1 の外に取り出される。ここで、発光素子 1 を LED 表示器に利用する場合は、光取り出し効率を高めるために、素子 1 や電極 100、103 を樹脂によってモールドすることが望ましい。

両電極を基板の一方の側に配置する従来例に比べて、基板の一方と他方に電極をそれぞれ配置することができるので、電極による遮光を抑制して光取り出し効率を高めることができる。また、ワイヤボンドも 1 個所で済み、組立作業性を高めることができる。

次に、第 3 の実施形態について、第 9 図、第 10 図を参照して説明する。第 9 図は、素子 1 の底面図で第 4 図と対応する。第 10 図は、第 9 図の X-X に沿った断面図で、第 5 図と対応する。上記した第 1 及び第 2 の実施形態と同一構成要素には同一の符号を付してその説明を省略し、相違点を中心に説明する。

この第 3 の実施形態は、第 2 の実施形態に溝 35 とそこに配置した導電性材料 36 を追加した点に特徴が有る。すなわち、基板 11 の裏面に半導体素子 1 を貫通しない溝 35 を追加した。この溝 35 の先端は、n 型コンタクト層 13 に接している。

溝 35 は、前記縦穴 20 と同様に、レーザ照射して形成される。溝 35 は、縦穴 20 と連絡され互いに繋がっている。溝 35 は、基板 11 の外側縁 11a から露出しないように、基板 11 の外側縁 11a と一定の距離を保って外側縁 11a の内側に形成している。溝 35 は、基板 11 の外側形状に沿うような平面ロ字型に形成している。溝 35 が基板 11 の外側縁と交差しない形状で、溝 35 の外側に基板が額縁状に連続する形状であるので、溝 35 が素子分離に与える悪影響を抑制することができる。

溝 3 5 の内面には、導電性材料 3 6 が形成されている。この導電性材料 3 6 は、前記縦穴 2 0 に形成した電気的パス形成用の導電性材料 3 0 と同じ材料で同時に形成しているが、同種の材料で、個別に形成することもできる。この導電性材料 3 6 は、n 型コンタクト層 1 3 にオームックコンタクトして電気的に接続している。したがって、第 2 の実施形態に比べて、n 型コンタクト層 1 3 と電極 3 3 a との電気的な接続面積を広く確保することができる。導電性材料 3 6 は、n 型コンタクト層 1 3 にオームックコンタクトする金属を極薄く形成することにより、活性層 1 5 の光を透過する透光性とすることもできる。導電性材料 3 0 も、n 型コンタクト層 1 3 にオームックコンタクトする金属を極薄く形成することにより、活性層 1 5 の光を透過する透光性とすることができます。導電性材料 3 6 あるいは導電性材料 3 0 の全部あるいは一部を透光性とすることにより、遮光性の場合に比べて光り取り出し効率を格段に高めることができる。この発光素子も、先の実施形態と同様に、第 8 図に示すような発光装置に組み込まれて利用される。

次に、第 4 の実施形態について、第 11 図及び第 12 図を参照して説明する。第 11 図は素子 1 の底面図で、第 1 図と対応する。第 12 図は、第 11 図の X-X に沿った断面図で、第 2 図と対応する。第 1 図、第 2 図に示す実施形態と同一構成要素には同一の符号を付してその説明を省略し、相違点を中心に説明する。

第 1 の実施形態に溝 3 5 とそこに配置した電極材料 3 6 を追加した点に特徴が有る。すなわち、基板 1 1 の裏面に半導体素子 1 を貫通しない溝 3 5 を追加した。この溝 3 5 の先端は、n 型コンタクト層 1 3 に接している。

溝 3 5 は、前記貫通孔 2 と同様に、レーザ照射して形成される。溝 3 5 は、貫通孔 2 と連絡され互いに繋がっている。溝 3 5 は、基板 1 1 の

外側縁 1 1 a から露出しないように、基板 1 1 の外側縁 1 1 a よりも内側に形成している。また、貫通孔 2 内には、内壁面に導電材料 3 a が形成されている。

そして、第 3 の実施形態と同様に、溝 3 5 は、基板 1 1 の外側形状に沿うような平面口字型に形成している。溝 3 5 の内面には、前記貫通孔 2 の内壁面に形成した電気的パス形成用の導電性材料 3 a と同じもしくは同種の電極材料 3 6 が形成されている。この電極材料 3 6 は、n 型コンタクト層 1 3 にオーミックコンタクトして電気的に接続している。したがって、第 1 の実施形態に比べて、n 型コンタクト層 1 3 と電極 3 10 との電気的な接続面積を広く確保することができる。

次に、第 5 の実施形態について、第 1 3 図及び第 1 4 図を参照して説明する。第 1 3 図は素子 1 の底面図で、第 1 図と対応する。第 1 4 図は、第 1 3 図の X-X に沿った断面図で、第 2 図と対応する。第 1 図、第 2 図に示す実施形態と同一構成要素には同一の符号を付してその説明を省略し、相違点を中心に説明する。

第 1 の実施形態に縦穴 3 7 と、その中に配置した電極材料 3 8 と、この電極材料 3 8 を基板 1 1 裏面で接続する電極 3 9 を追加した点に特徴がある。すなわち、基板 1 1 の裏面に半導体素子 1 を貫通しない縦穴 3 7 を複数追加形成した。この縦穴 3 7 の先端は、n 型コンタクト層 1 20 3 に接している。縦穴 3 7 は、前記貫通孔 2 と同様に、レーザ照射して形成される。縦穴 3 7 は、貫通孔 2 と連絡されないで独立して形成される。縦穴 3 7 は、基板 1 1 の外側縁 1 1 a からはみ出さないように、基板 1 1 の外側縁 1 1 a よりも内側に形成している。縦穴 3 7 は、基板 1 1 の角に対応して貫通孔 2 を除く 3 つの角に近接して形成している。前記貫通孔 2 の内壁には導電性材料 3 b が形成されている。そして、縦穴 3 7 の内面には、前記貫通孔 2 に形成した導電性材料 3 b と同じもしく

は同種の電極材料38が形成されている。この電極材料38は、n型コンタクト層13にオームックコンタクトして電気的に接続している。

貫通孔2の導電性材料3bと縦穴37の電極材料38を接続する電極39は、電極33を形成する時に同時に形成される。電極39によつて、導電性材料3bと電極材料38は基板11の裏側にて相互に接続される。縦穴37の電極材料38は、パッド電極34を形成する電極33の材料によつても相互に接続している。したがつて、第1の実施形態に比べて、n型コンタクト層13と電極33の間の電気的な接続面積を広く確保することができる。また、第4の実施形態に比べて、縦穴37内の電極によって遮光される面積を少なくすることができる。
10

上記各実施形態において、電極32を光透過性の薄い電極とする場合、あるいはワイヤボンド用の電極が必要な場合などにおいては、図14に示すように、電極32上に、所定の厚さのパッド電極40を別途形成しても良い。

15 また、第15図、第16図の第6の実施形態に示すように、p型コンタクト層17、p型クラッド層16、活性層15、n型クラッド層14の周囲をn型コンタクト層13が露出するまでエッチングしてメサを形成し、露出したn型コンタクト層部に電極を貫通孔2と電気接続するよう作製することで、半導体内部での電流分布を広げ、p-n接合面の一部に電流の集中が起こらなくなるため、その結果静電耐圧を向上させることができる。
20

次に、第7の実施形態について、第17図及び第18図を参照して説明する。第17図は、素子1の底面図で第4図と対応する。第18図は、第17図のX-Xに沿った断面図で、第5図と対応する。上記各実施形態と同一構成要素には同一の符号を付してその説明を省略し、相違点を中心説明する。
25

第2の実施形態に縦穴37aと、その中に配置した導電性材料38aと、この導電性材料38aを基板11裏面で接続する電極39aを追加した点に特徴がある。すなわち、基板11の裏面に半導体素子1を貫通しない縦穴37aを複数追加形成した。この縦穴37aの先端は、n型コンタクト層13に接している。縦穴37aは、前記縦穴20と同様に、レーザ照射して形成される。縦穴37aは、縦穴20と連絡されないので独立して形成される。縦穴37aは、基板11の外側縁11aからみ出さない様に、基板11の外側縁11aよりも内側に形成している。縦穴37は、基板11の角に対応して縦穴20の近傍を除く3つの角に近接して形成している。縦穴37aの内面には、前記縦穴20に形成した導電性材料31aと同じ、もしくは同種の導電性材料38bが形成されている。この導電性材料38bは、n型コンタクト層13にオームックコンタクトして電気的に接続している。

縦穴20の導電性材料31aと縦穴37aの導電性材料38aを接続する電極33aと電極39aは、両材料33a、39aを同時に形成することによって形成される。電極39aによって、導電性材料31aと導電性材料38bは基板11の裏側にて相互に接続される。縦穴20の導電性材料31aと縦穴37aの導電性材料38bは、パッド電極34を形成する電極33aの材料によっても相互に接続している。電極39aを透光性とする場合には、電極33aによる遮光を防ぐために、電極39a上の電極33aはパッド電極34を残して除去するのが好ましい。したがって、第2の実施形態に比べて、n型コンタクト層13と電極33aの間の電気的な接続面積を広く確保することができる。また、第3の実施形態に比べて、縦穴20内の材料によって遮光される面積を少なくすることができる。この発光素子も、先の実施形態と同様に、第8図に示すように、基板11が上側になるような配置によって発光装置

に組み込まれて利用される。

上記各実施形態において、電極 3 2 を光透過性の電極とする場合、あるいはワイヤボンド用の電極が必要な場合などにおいては、第 18 図に示すように、電極 3 2 上に、所定の厚さのパッド電極 4 0 を別途形成しても良い。このようにすれば、第 18 図に示す素子 1 をそのままの形態、すなわち基板 1 1 の半導体層 4 が形成された面を光り取り出し面として、第 8 図に示す発光装置に組み込むことができる。そして、基板 1 1 側の電極 3 3 を第 1 のリード電極 1 0 0 に接続し、反対側の電極 4 0 を第 2 のリード電極 1 0 3 にワイヤボンド接続することができる。

次に、第 8 の実施形態について、第 19 図、第 20 図を参照して説明する。図 19 は素子 1 の底面図で第 4 図と対応する。図 20 は、図 19 の X-X に沿った断面図で、図 1 と対応する。上記各実施形態と同一構成要素には同一の符号を付してその説明を省略し、相違点を中心に説明する。

第 2 の実施形態の縦穴 2 0 の断面形状を深さ方向に先細りの形状とした点と、導電性材料 3 1 a に接続したパッド電極 3 4 b を縦穴 2 0 a と離して配置した点に特徴がある。すなわち、縦穴 2 0 a の形状を円筒状から円錐台形に変更した。このような縦穴 2 0 a は、例えば、レーザビーム加工する際の、レーザ光の強度分布をガウシアン分布のビームプロファイルからそのピーク部分をカットした形態をとる分布のもの(シェイプドビームのビームプロファイル)に変更することによって形成することができる。

縦穴 2 0 a が上記の形状であるので、基板 1 1 の裏側から導電性材料 3 0 a を蒸着やスパッタ等によって形成するに際して、縦穴 2 0 a の内面に所定の厚さの導電性材料を形成するのが容易になる。また、縦穴 2 0 a の傾斜した面を光反射面として利用することができる。この発光素

子も、先の実施形態と同様に、第21図に示すように基板11が上側になるような配置によって発光装置に組み込まれて利用される。

縦穴20aを基板の中央に配置し、パッド電極34bをその横の辺の中央部に隣接して配置したが、第22図に示すような配置に変更することもできる。同図(a)は、縦穴20aを基板の中央に配置し、パッド電極34aを基板11の角に配置した例を示す。同図(b)は、縦穴20aを基板11の対角線方向の一方の角に配置し、パッド電極34bを基板11の対角線方向の他方の角に配置した例を示す。同図(c)は、縦穴20aを基板11の1つの辺の中央部に隣接して配置し、パッド電極34bを基板11の1つの角に配置した例を示す。同図(d)は、縦穴20aを基板11の対角線方向の両方の角に配置し、パッド電極34bを基板34aの別の対角線方向の一方の角に配置した例を示す。

この発光素子も、先の実施形態と同様に、第21図に示すように基板11が上側になるような配置によって発光装置に組み込まれて利用される。

本発明は、上記の実施形態に限られるものではなく、その趣旨を外れない範囲で種々の変更を行うことができる。例えば、基板11として絶縁基板以外に半導体基板を用いる場合にも適用することができる。

上記のように、本発明によれば高効率の光取り出しが可能となる。また、素子の静電耐圧向上を図ることができる。

そして第2伝導型半導体層のみで基台との位置合わせを行えばよく、容易で且つ正確な実装が可能とすることができる。

産業上の利用可能性

以上のように、本発明の化合物半導体発光素子は、青色発光ダイオード、青色レーザダイオードなどに適している。

請求の範囲

1. 絶縁性基板と、この絶縁性基板の一面上に活性層を形成すべく積層される複数の半導体薄膜からなる半導体層と、この半導体層の上面に設けられる一方の電極と、前記絶縁性基板の他面に設けられる他方の電極と、他方の電極と接続される第1の半導体薄膜層を露出するために第1の半導体薄膜層上の半導体膜を除去して形成された露出領域と、この露出領域に前記絶縁性基板及び第1の半導体薄膜層を貫く貫通孔と、前記第1の半導体薄膜層と前記他方の電極とを電気的に接続する前記貫通孔に形成される電気的パスと、を備えることを特徴とする化合物半導体発光素子。
10
2. 前記電気的パスは、前記貫通孔の内壁に形成された導電材料、または前記貫通孔に充填された導電材料によって形成されることを特徴とする請求の範囲1に記載の化合物半導体発光素子。
3. 前記電気的パスの前記絶縁性基板の他面に設けた電極は、ワイヤボンドのためのパッド電極が形成されていることを特徴とする請求の範囲1に記載の化合物半導体発光素子。
15
4. 前記絶縁性基板がサファイア基板であり、前記半導体薄膜層が窒化ガリウム系化合物半導体層であることを特徴とする請求の範囲1ないし3のいずれかに記載の化合物半導体発光素子。
- 20 5. 前記一方の電極が基台に電気接続し、前記絶縁性基板側が主たる光取り出し面側であることを特徴とする請求の範囲1ないし4のいずれかに記載の化合物半導体発光素子。
6. 前記貫通孔は、直径 $30\text{ }\mu\text{m} \sim 100\text{ }\mu\text{m}$ の範囲であることを特徴とする請求の範囲1ないし5のいずれかに記載の化合物半導体発光素子。
25
7. 前記電気的パスとは別の電気的パスを介して前記絶縁性基板の他

面に設けた電極と前記第1の半導体薄膜層を電気的に接続するように、前記貫通孔とは別の溝もしくは縦穴を前記絶縁性基板に設けたことを特徴とする請求の範囲1ないし6のいずれかに記載の化合物半導体発光素子。

5 8. 絶縁性基板の一面上に活性層を形成すべく複数の半導体薄膜からなる半導体層を積層形成し、この半導体層の上面に一方の電極を設ける化合物半導体発光素子の製造方法において、他方の電極がコンタクトされる第1の半導体薄膜層を露出するために第1の半導体層上の半導体膜を除去して露出領域を形成し、この露出領域に前記絶縁性基板
10 及び第1の半導体層を貫く貫通孔をレーザ加工により設け、前記絶縁性基板の他面に設けた電極と前記第1の半導体薄膜層を前記貫通孔に形成した電気的パスを介して電気的に接続することを特徴とする化合物半導体発光素子の製造方法。

9. 前記露出領域に素子を貫く貫通孔をレーザ加工によって設ける際、加工を半導体層の積層側から行うことを特徴とする請求の範囲8に記載の化合物半導体発光素子の製造方法。

10. 前記貫通孔を開けた後、孔内をドライエッチングによって清浄することを特徴とする請求の範囲7に記載の化合物半導体発光素子の製造方法。

20 11. 前記貫通孔を開けた後、孔内を塩素系、フッ素系のガスを用いてドライエッチングによって清浄することを特徴とする請求の範囲8に記載の化合物半導体発光素子の製造方法。

12. 前記化合物半導体発光素子が複数形成されたウェハを個々の発光素子に分割する際に、レーザ加工によって溝を形成し、この溝に沿ってウェハを個々の発光素子に分割することを特徴とする請求の範囲
25 8に記載の化合物半導体発光素子の製造方法。

13. 前記溝加工の後、加工によってダメージを受けた半導体層を塩素系、フッ素系のガスを用いてドライエッチングによって除去することを特徴とする請求の範囲12に記載の化合物半導体発光素子の製造方法。

5 14. 前記溝加工をレーザ加工によって行う際、加工を絶縁性基板側、または半導体層積層側、または絶縁性基板側、半導体層積層側の両方から行うことを特徴とする請求の範囲12に記載の化合物半導体発光素子の製造方法。

15. 絶縁性基板と、この絶縁性基板の一面上に活性層を形成すべく積層される複数の半導体薄膜からなる半導体層と、この半導体層の上面に設けられる一方の電極と、前記絶縁性基板の他面に設けられる他方の電極と、前記絶縁性基板を貫通し他方の電極が接続される第1の半導体薄膜層に達する深さのレーザ加工により形成された縦穴と、前記第1の半導体薄膜層と前記他方の電極とを電気的に接続する前記縦穴に形成される導電性材料からなる電気的パスと、を備えることを特徴とする化合物半導体発光素子。

16. 前記導電性部材は、その全部、もしくは一部が透光性とされていることを特徴とする請求の範囲15に記載の化合物半導体発光素子。

17. 前記縦穴は、その入口がそれよりも大きな面積のパッド電極によって塞がれていることを特徴とする請求の範囲15記載の化合物半導体発光素子。

18. 前記縦穴は、前記絶縁性基板の側面よりも内側に一定の間隔を保って形成されていることを特徴とする請求の範囲15ないし17のいずれかに記載の化合物半導体発光素子。

25 19. 前記絶縁性基板の他面の前記縦穴とは離れた位置にパッド電極を配置し、このパッド電極と前記導電性材料とを電気的に接続したこ

とを特徴とする請求の範囲 1 5 記載の化合物半導体発光素子。

20. 前記縦穴は、直径 $30 \mu m \sim 100 \mu m$ の範囲であることを特徴とする請求の範囲 1 5 ないし 1 9 のいずれかに記載の化合物半導体発光素子。

5 21. 前記縦穴は、その深さ方向に向かって先細りの断面形状であることを特徴とする請求の範囲 1 5 ないし 2 0 のいずれかに記載の化合物半導体発光素子。

22. 前記絶縁性基板がサファイア基板であり、前記半導体薄膜層が窒化ガリウム系化合物半導体層であることを特徴とする請求の範囲 1 10 5 ないし 2 1 のいずれかに記載の化合物半導体発光素子。

23. 前記絶縁性基板側が主たる光取り出し面側であることを特徴とする請求の範囲 1 5 ないし 2 2 のいずれかに記載の化合物半導体発光素子。

24. 前記縦穴が複数設けられ、この縦穴に配置した導電性材料が前記絶縁性基板の他面側にて相互に接続されていることを特徴とする請求の範囲 1 5 に記載の化合物半導体発光素子。

25. 前記縦穴のレーザ加工を絶縁性基板側から行うことを特徴とする請求の範囲 1 5 に記載の化合物半導体発光素子。

26. 前記縦穴を開けた後、穴内を塩素系、フッ素系のガスを用いてドライエッチングによって清浄されていることを特徴とする請求の範囲 1 5 20 に記載の化合物半導体発光素子。

27. 絶縁性基板の一面上に活性層を形成すべく複数の半導体薄膜からなる半導体層を積層形成し、この半導体層の上面に一方の電極を設ける化合物半導体発光素子の製造方法において、前記絶縁性基板の他面側から他方の電極と接続される第 1 の半導体薄膜層に到達する深さの縦穴をレーザ加工によって設け、前記絶縁性基板の他面に設けた電

極と前記第1の半導体薄膜層を前記縦穴に形成した導電性材料を介して電気的に接続することを特徴とする化合物半導体発光素子の製造方法。

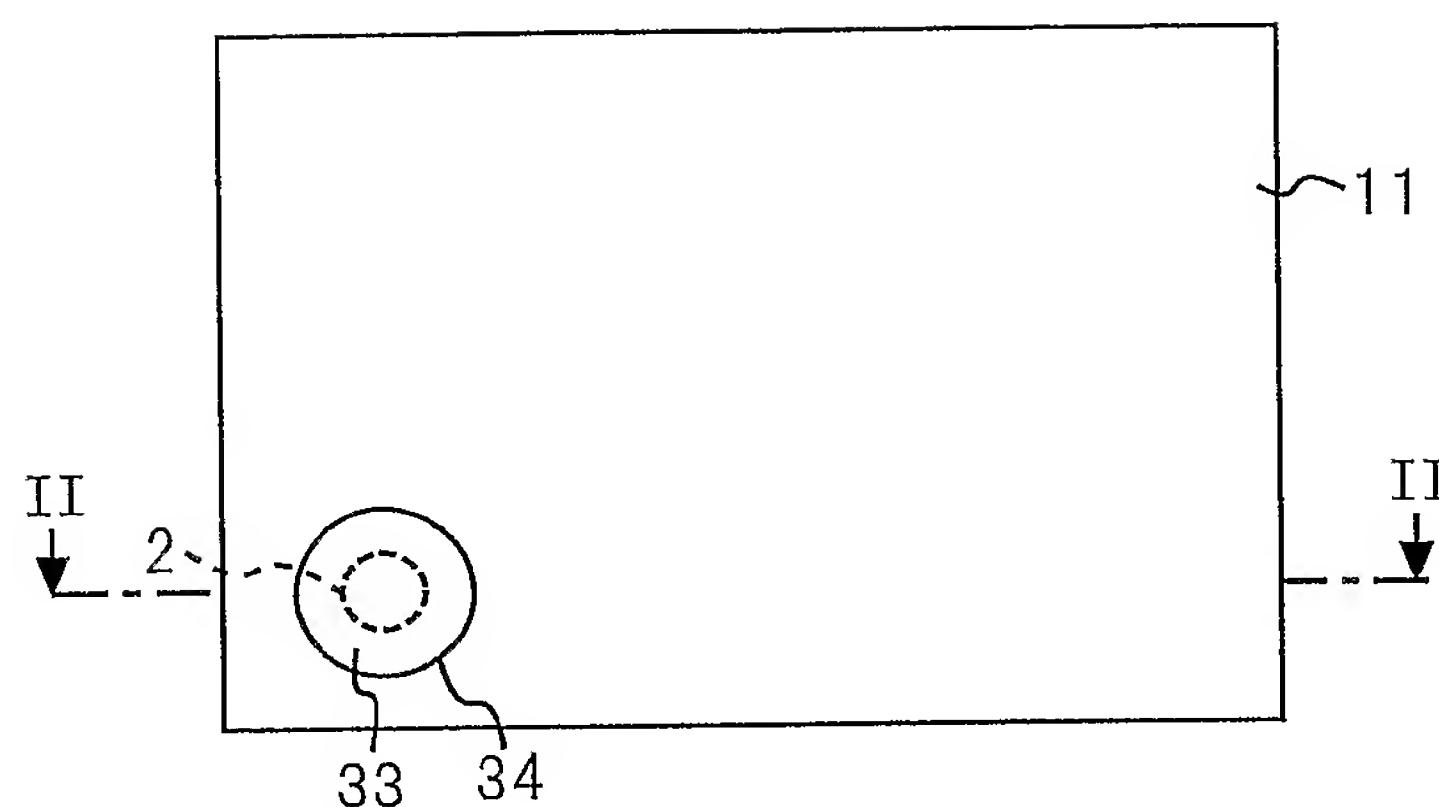
28. 前記化合物半導体発光素子が複数形成されたウェハを個々の発光素子に分割する際に、レーザ加工によって溝を形成し、この溝に沿ってウェハを個々の発光素子に分割することを特徴とする請求の範囲27に記載の化合物半導体発光素子の製造方法。

29. 前記溝加工の後、加工によってダメージを受けた半導体層を塩素系、フッ素系のガスを用いてドライエッチングによって除去することを特徴とする請求の範囲28に記載の化合物半導体発光素子の製造方法。

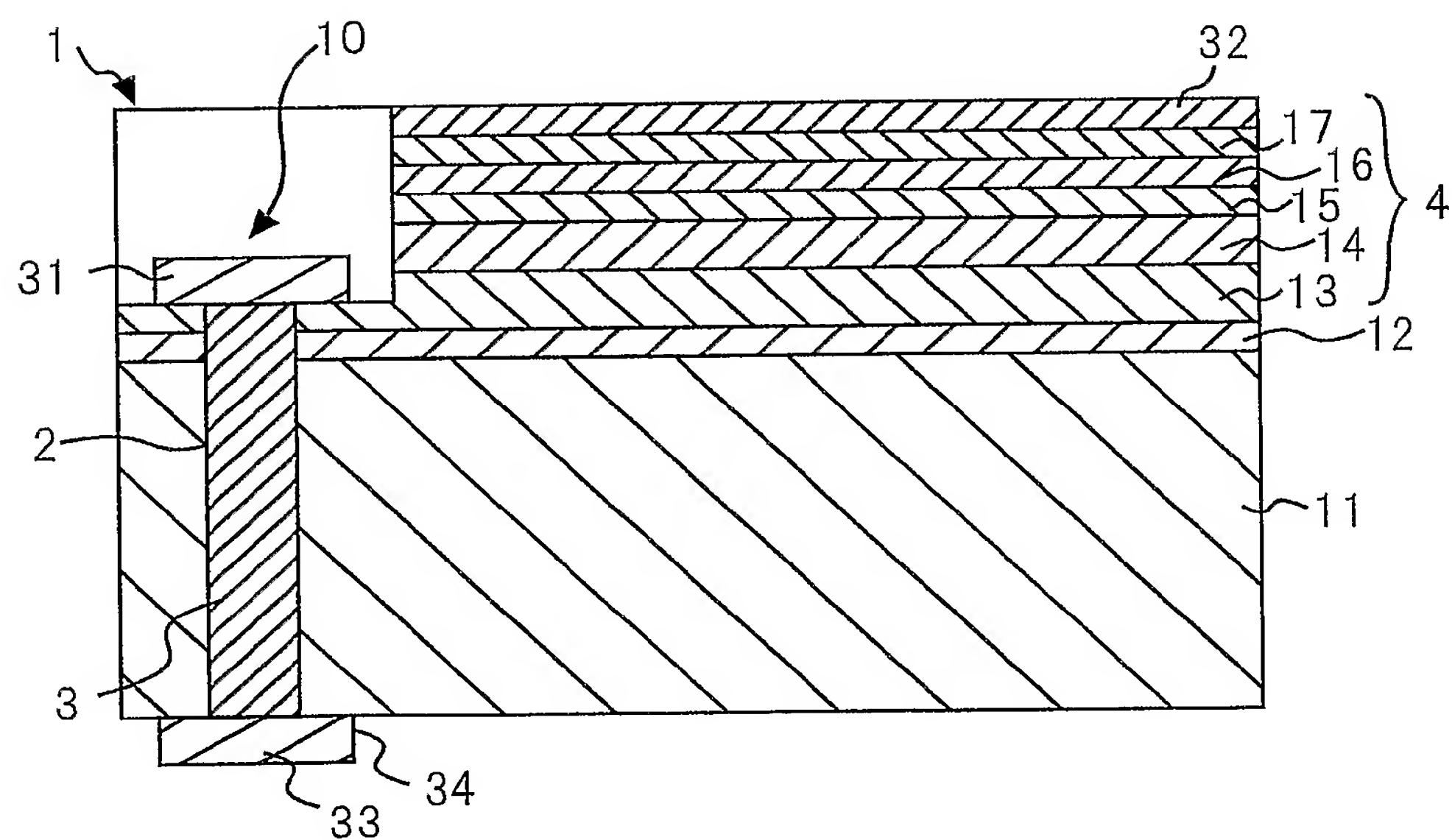
30. 前記溝加工をレーザ加工によって行う際、加工を絶縁性基板側、または半導体層積層側、または絶縁性基板側と半導体層積層側の両方から行うことを特徴とする請求の範囲29に記載の化合物半導体発光素子の製造方法。

1 / 13

第1図

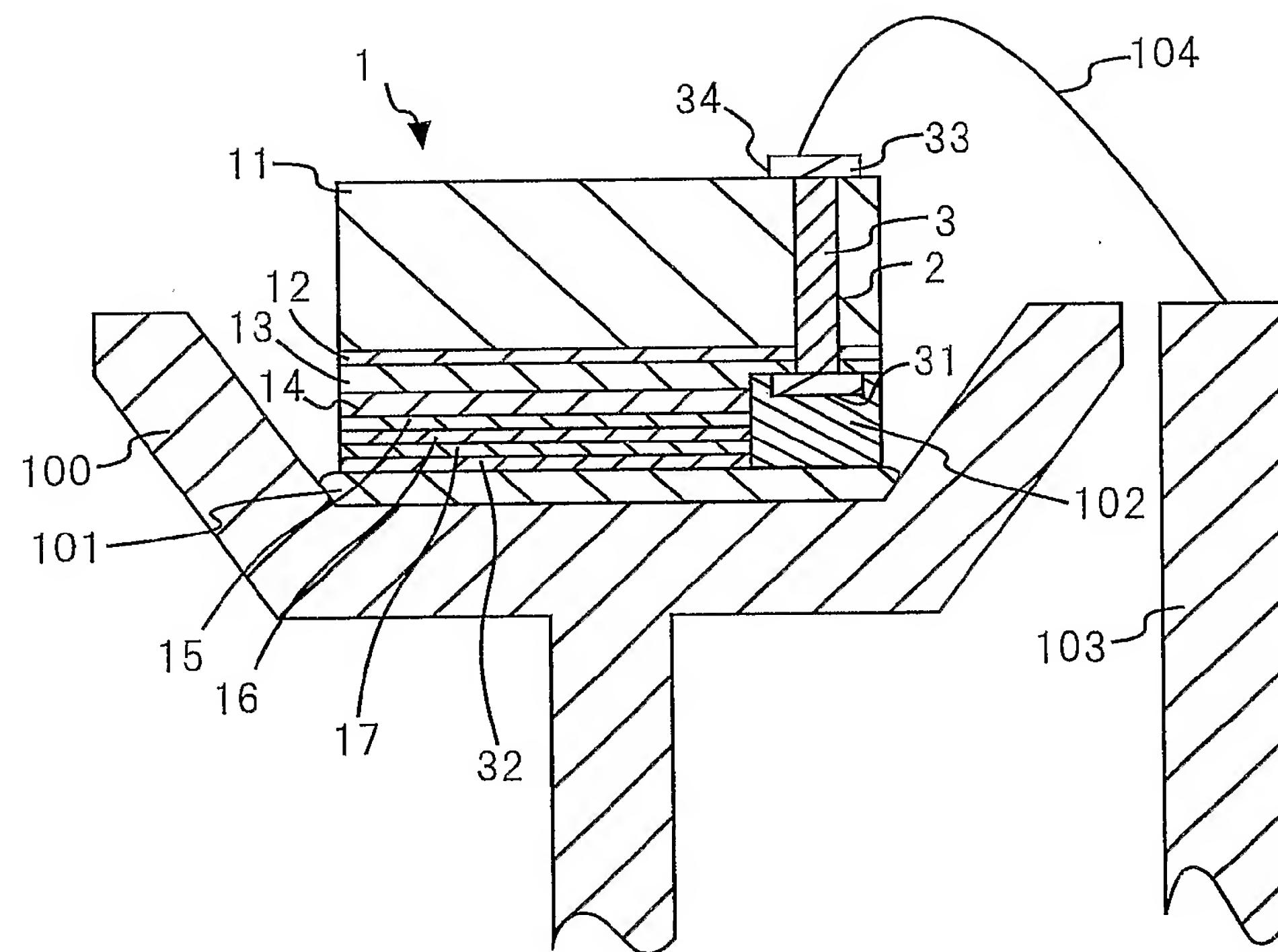


第2図



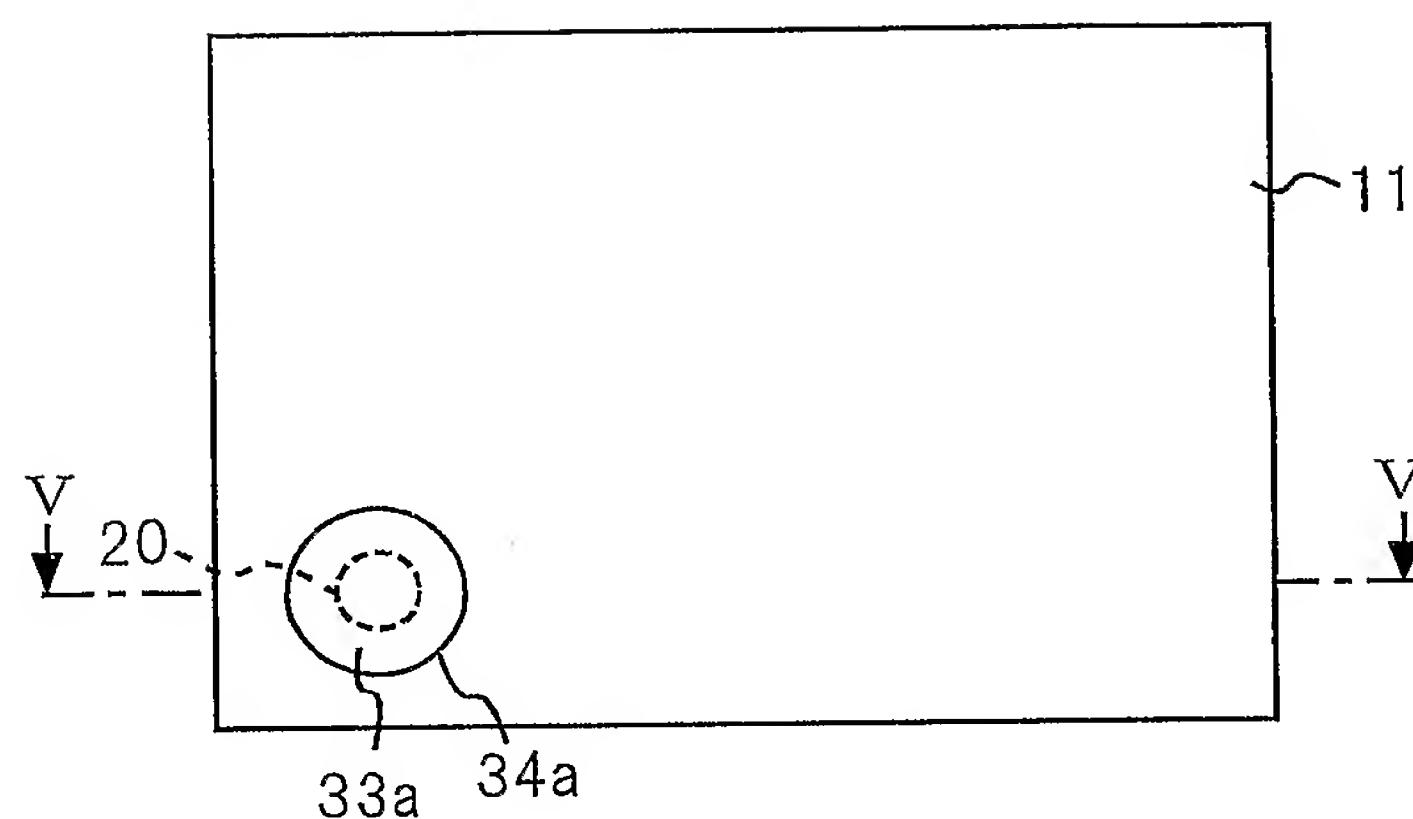
2 / 13

第3図

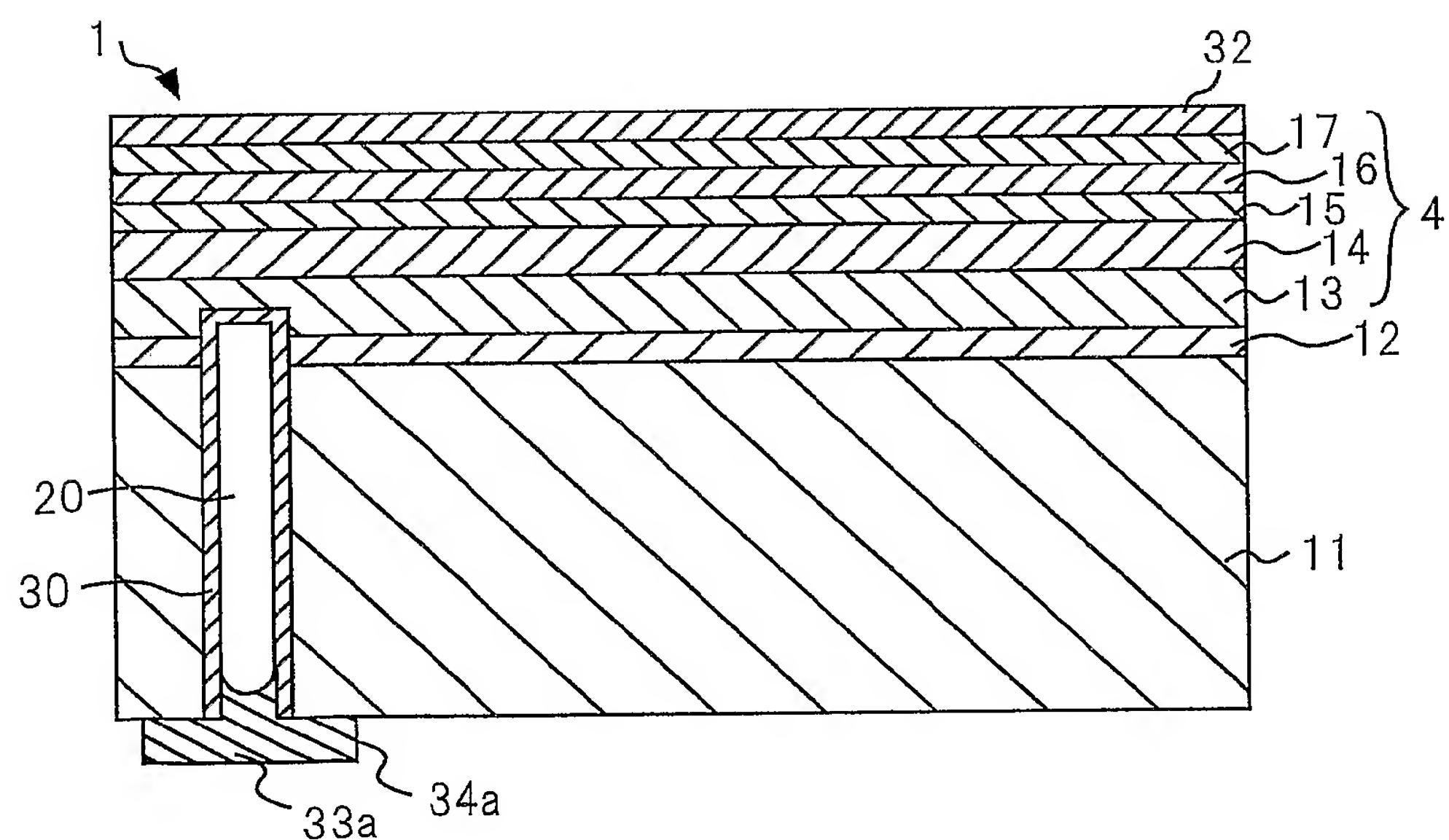


3 / 13

第4図

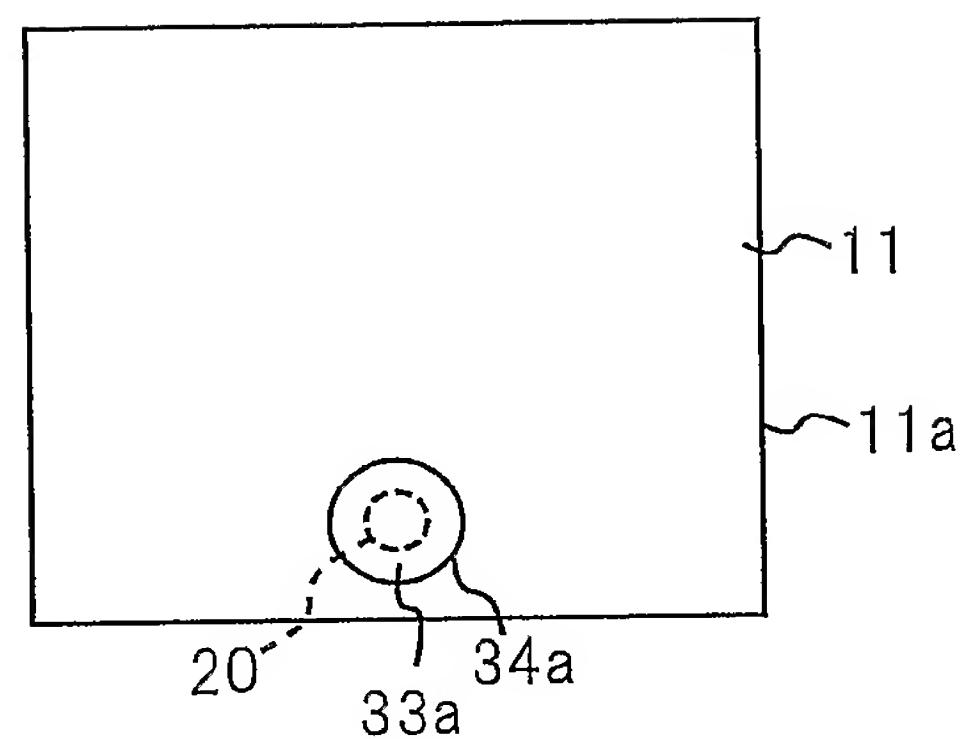


第5図

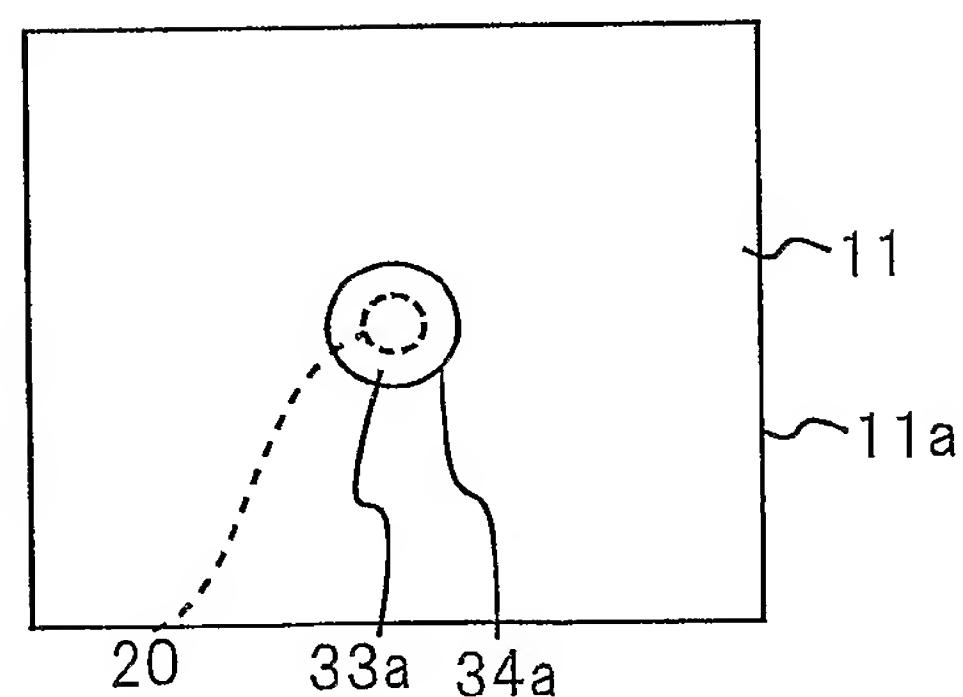


4 / 13

第 6 図

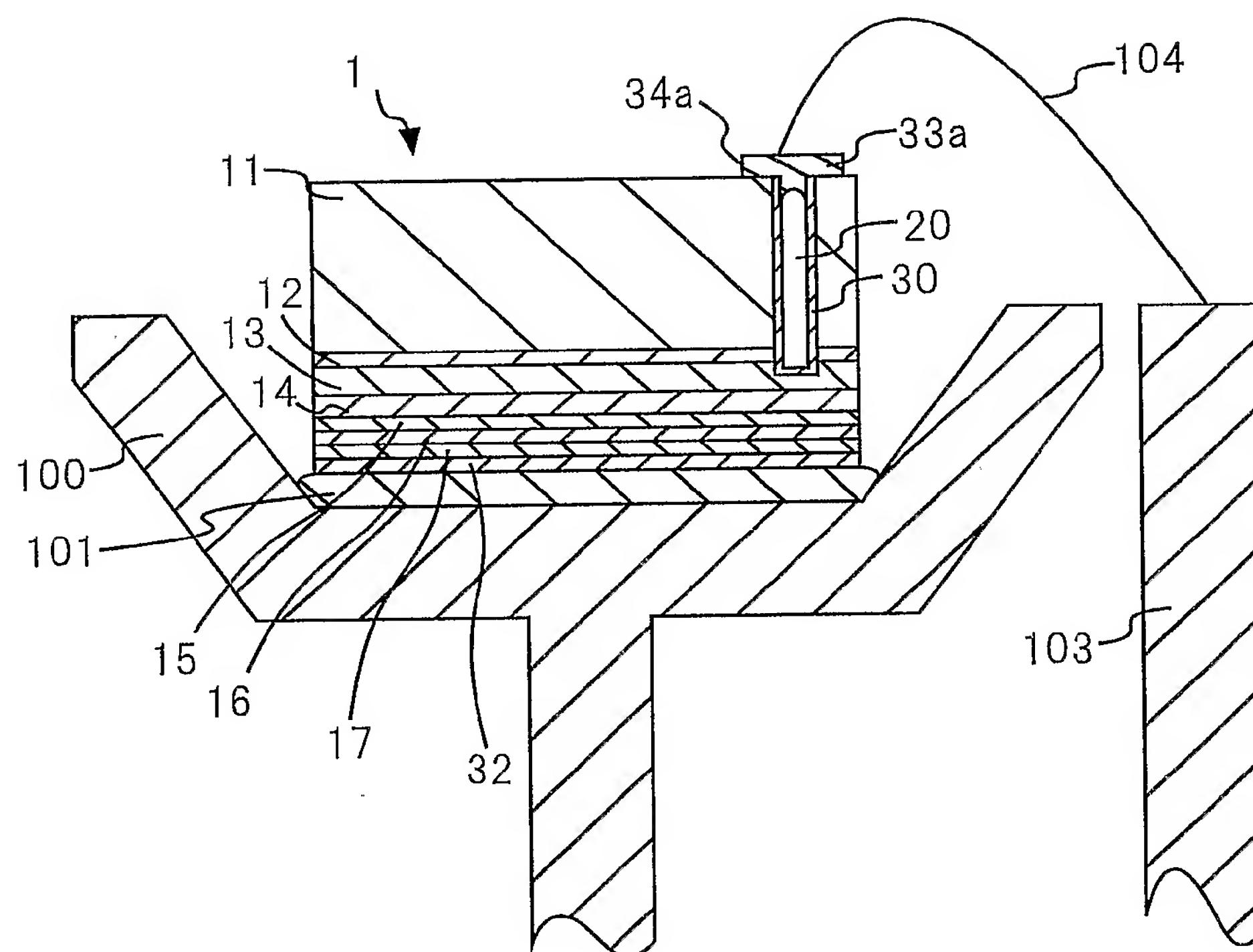


第 7 図



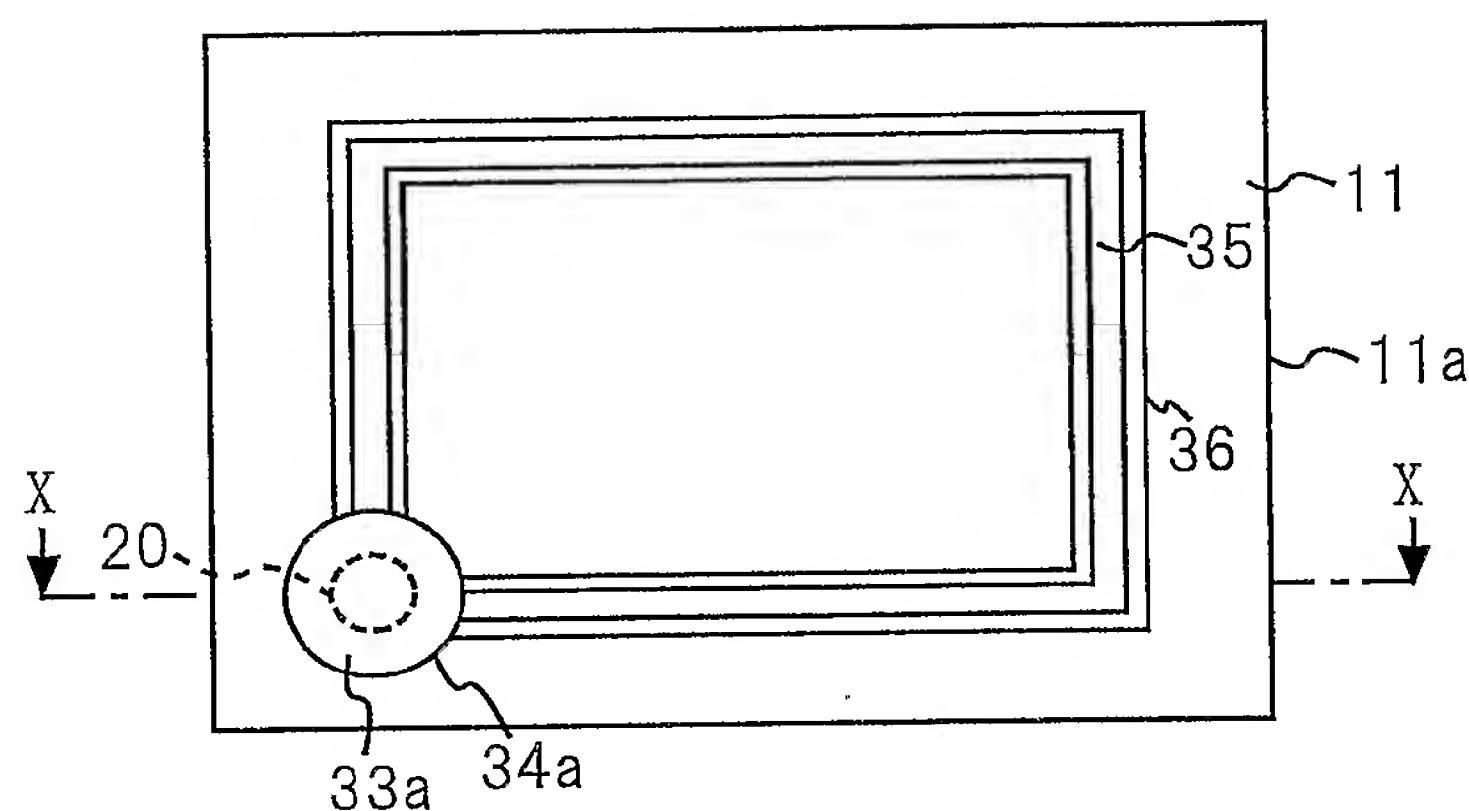
5 / 13

第8図

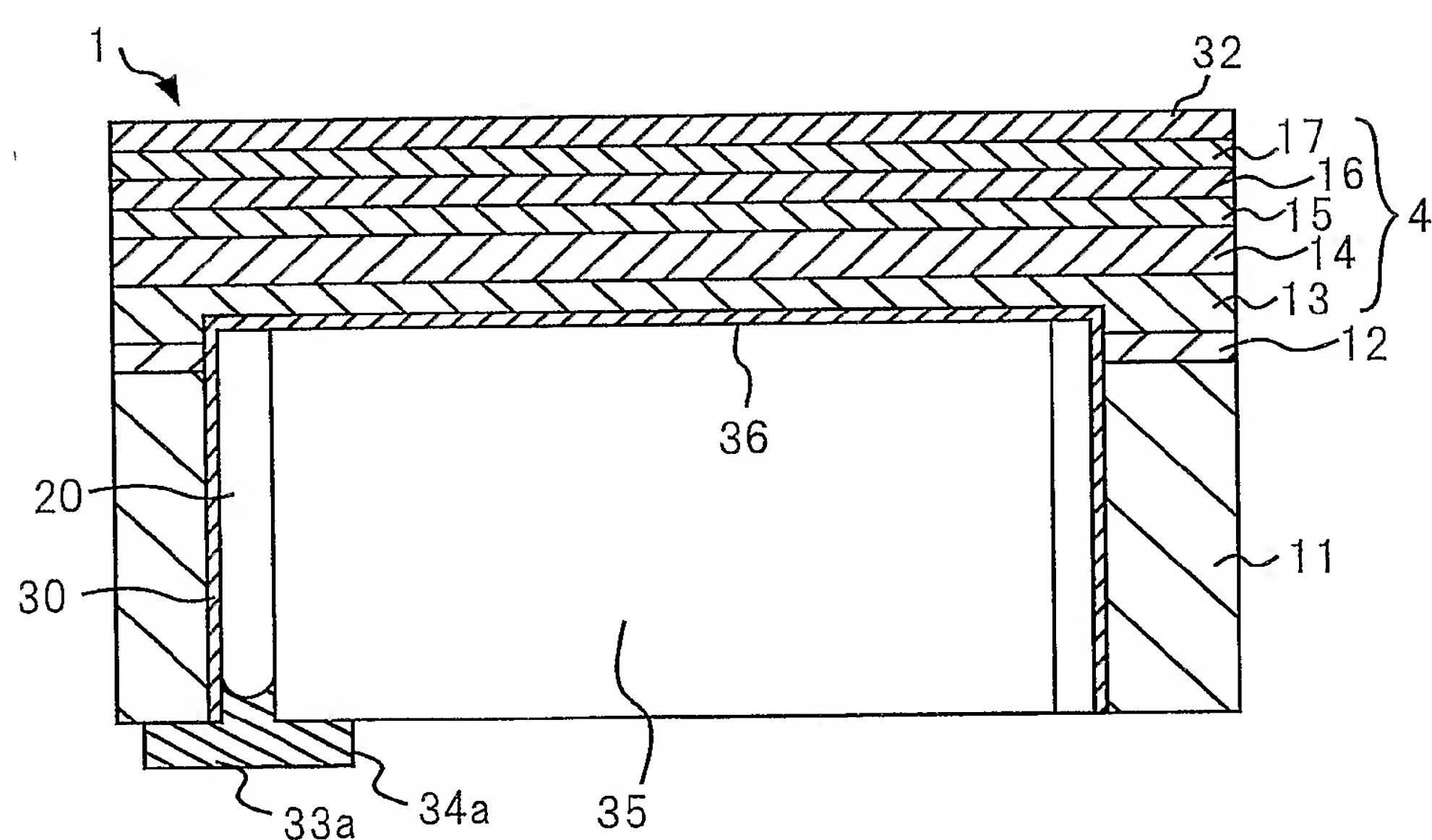


6 / 13

第 9 図

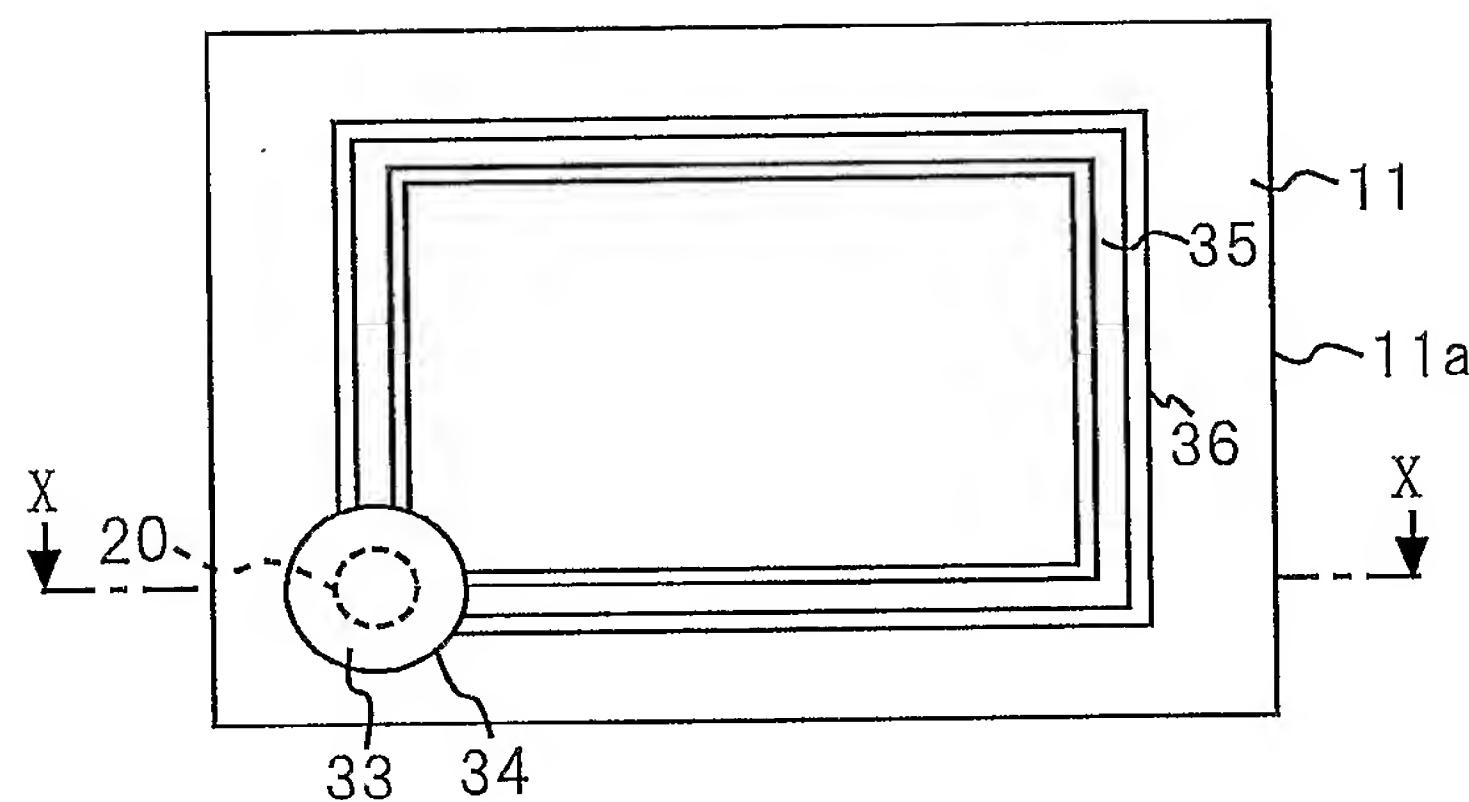


第 10 図

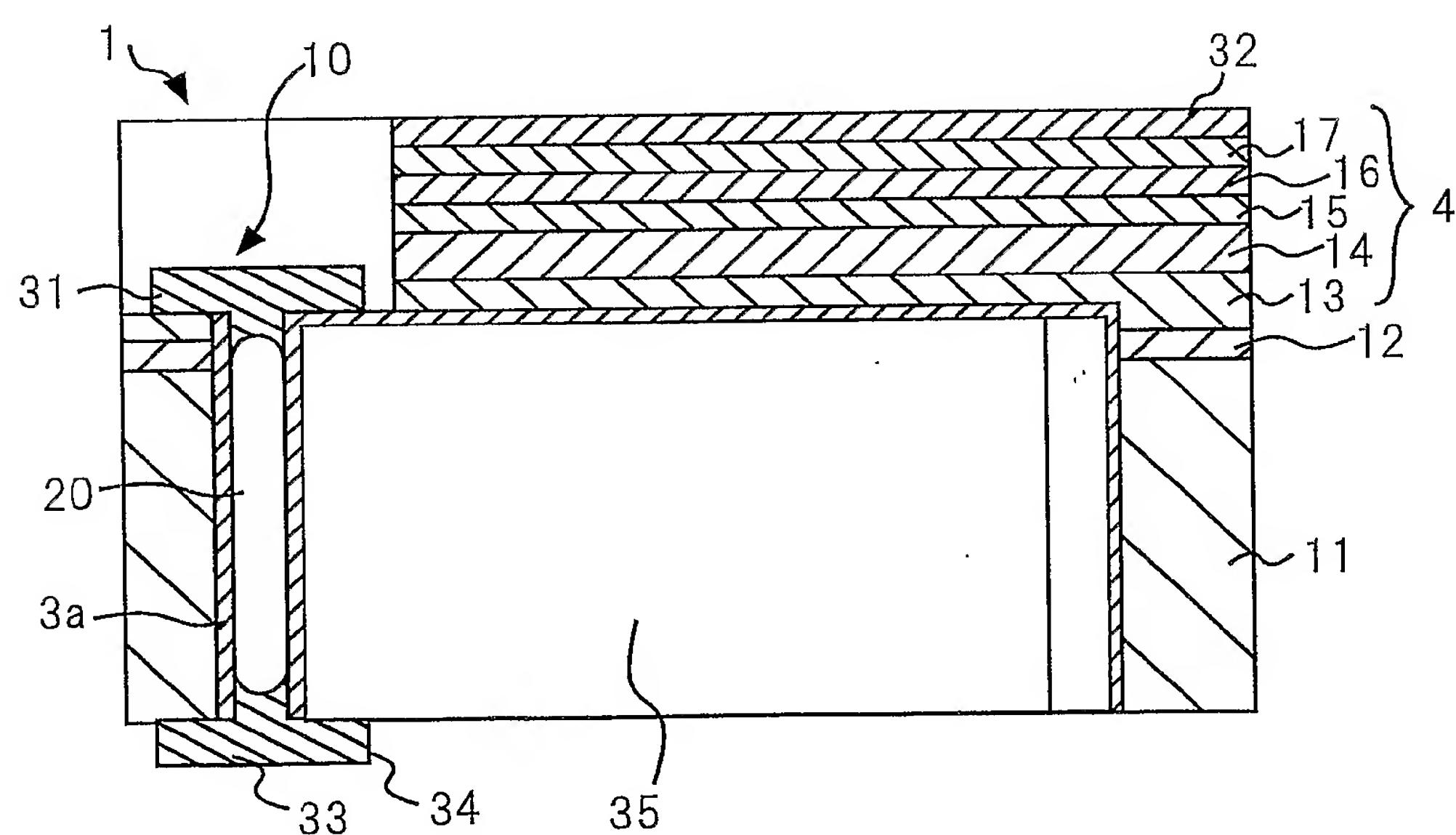


7 / 13

第 11 図

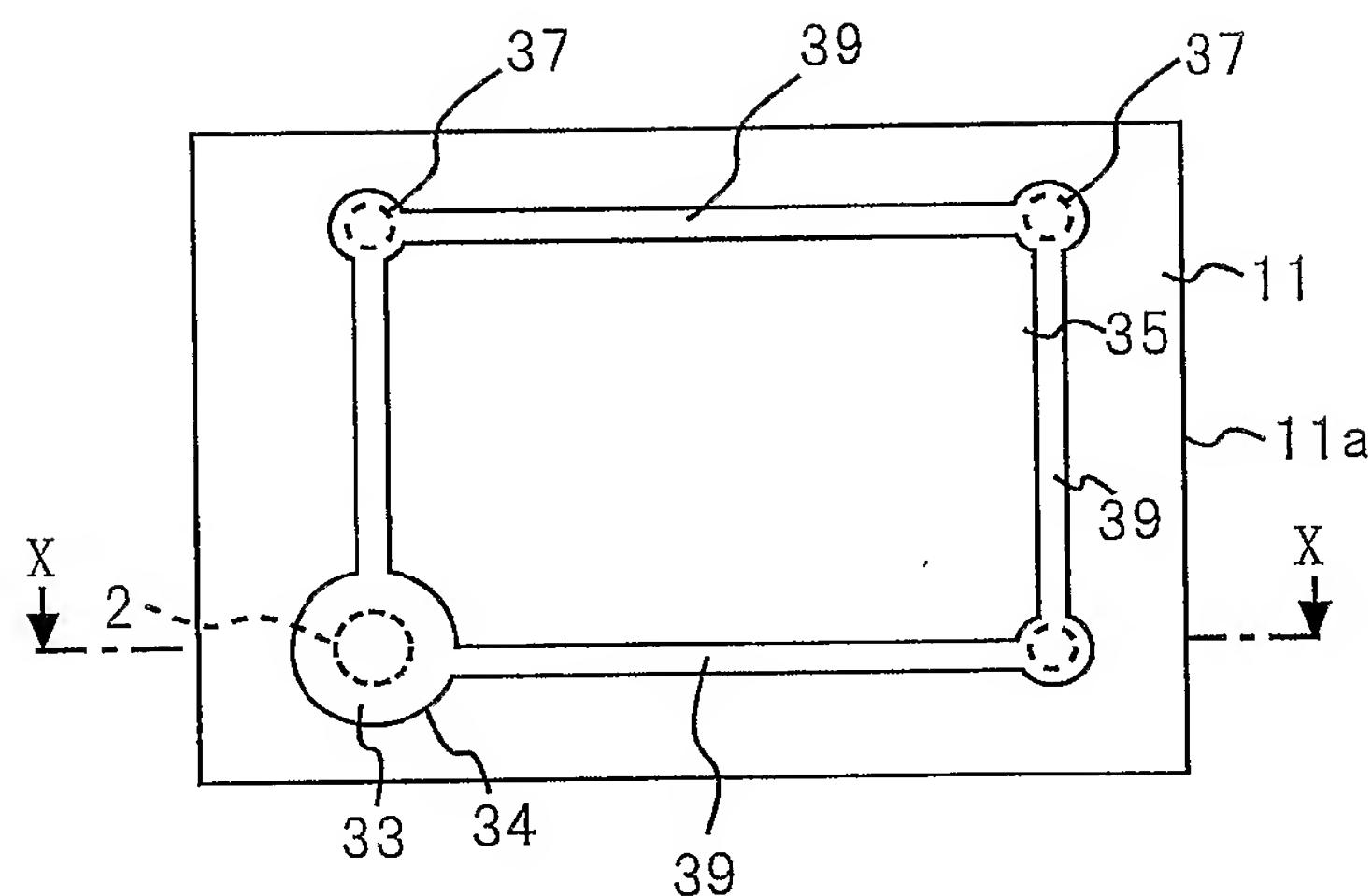


第 12 図

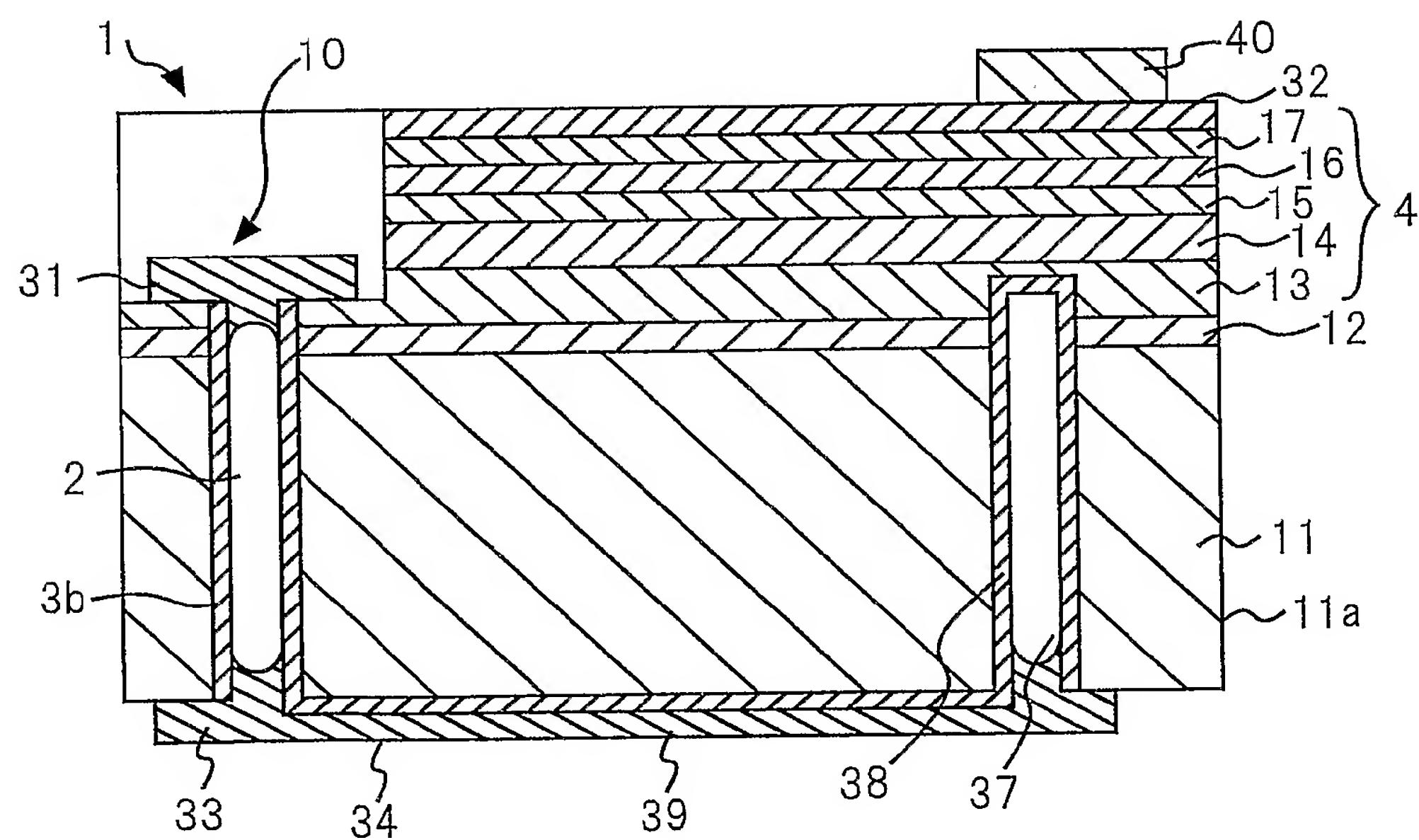


8 / 13

第13図

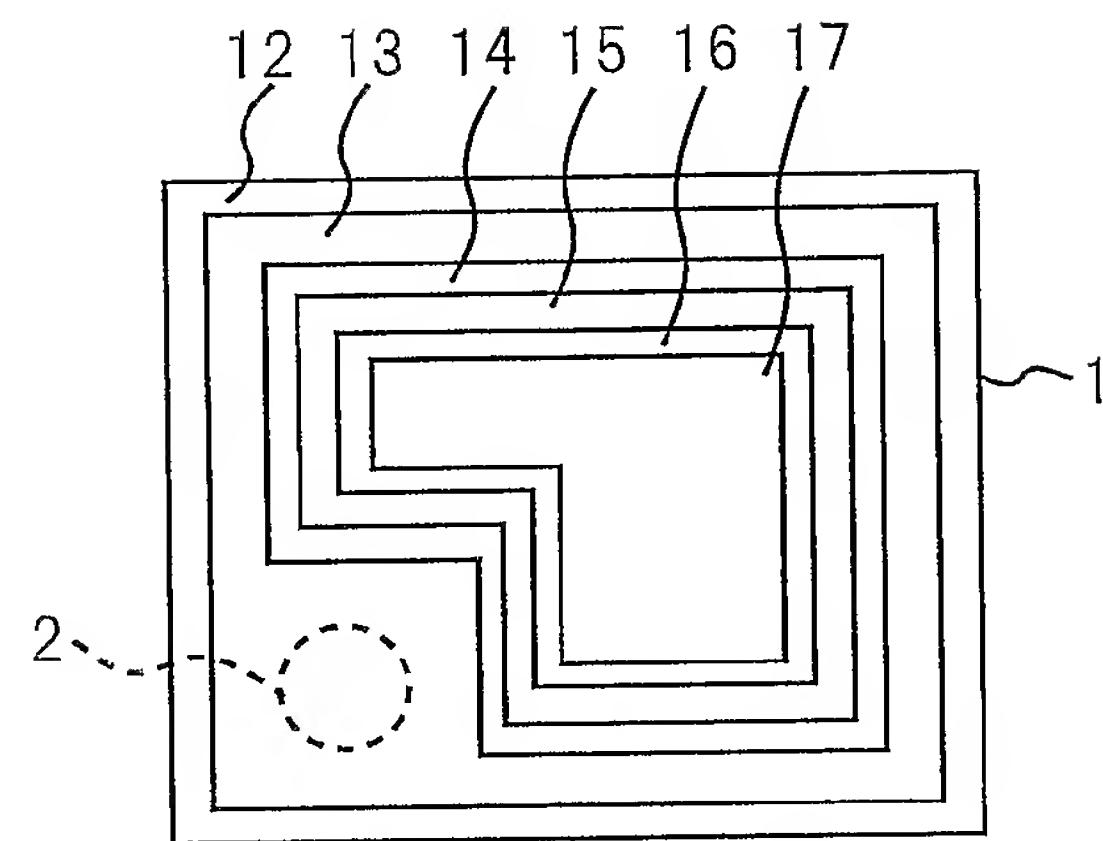


第14図

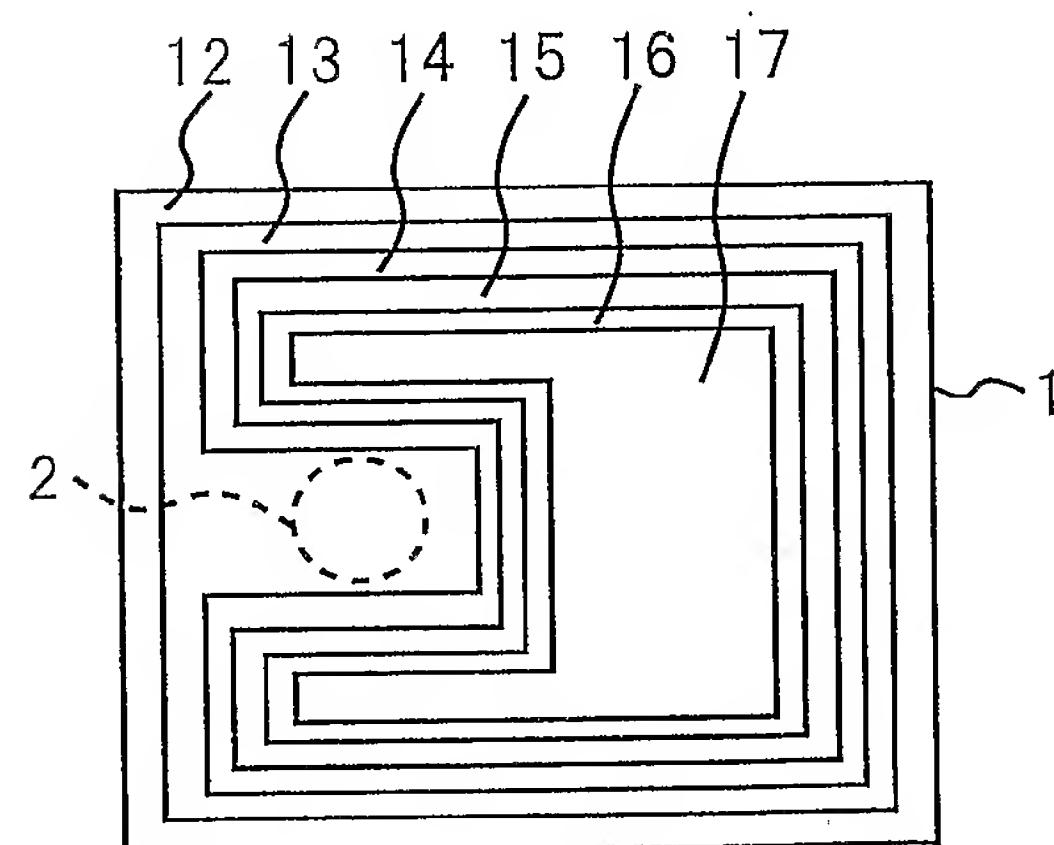


9 / 13

第15図

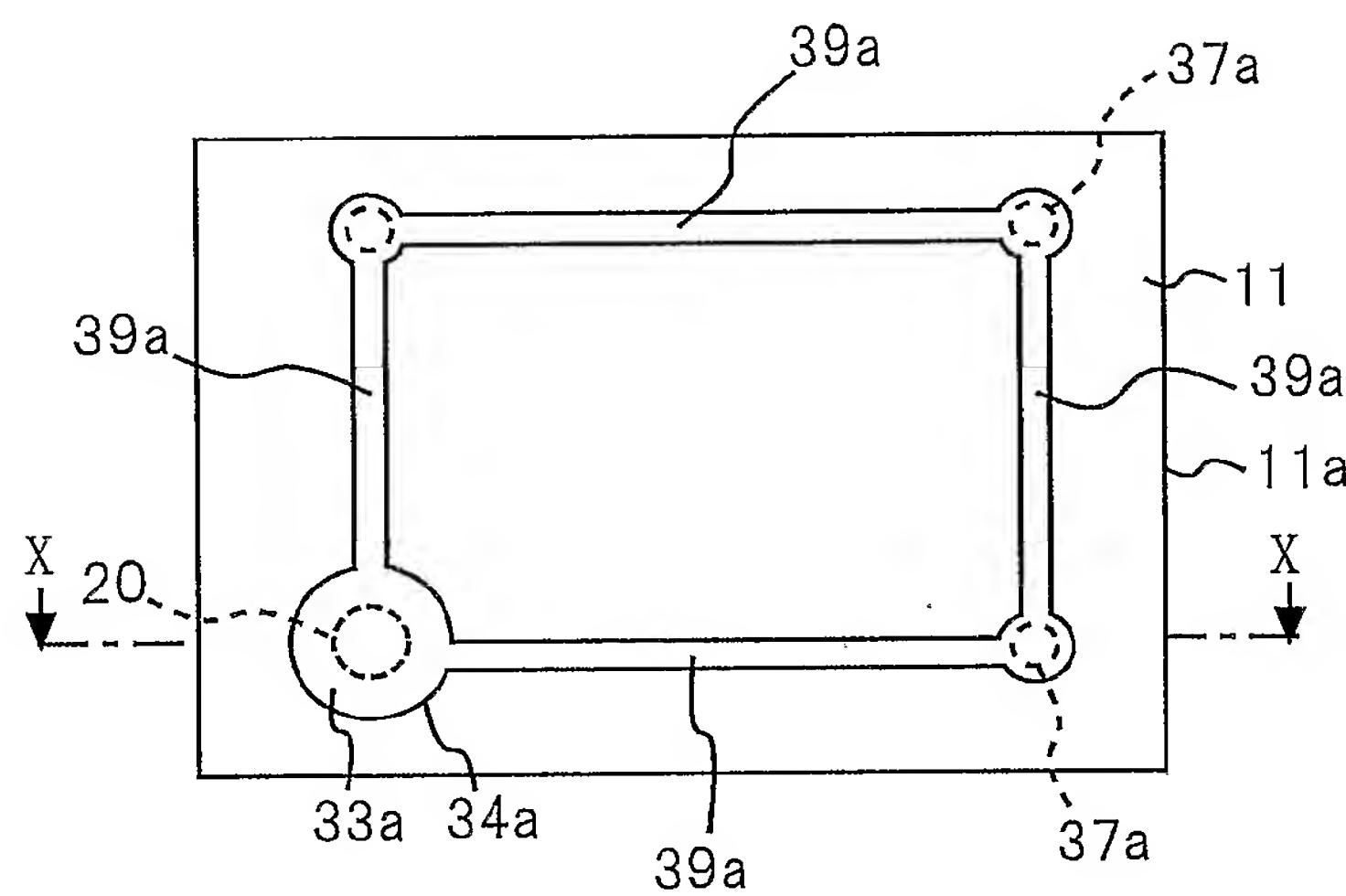


第16図

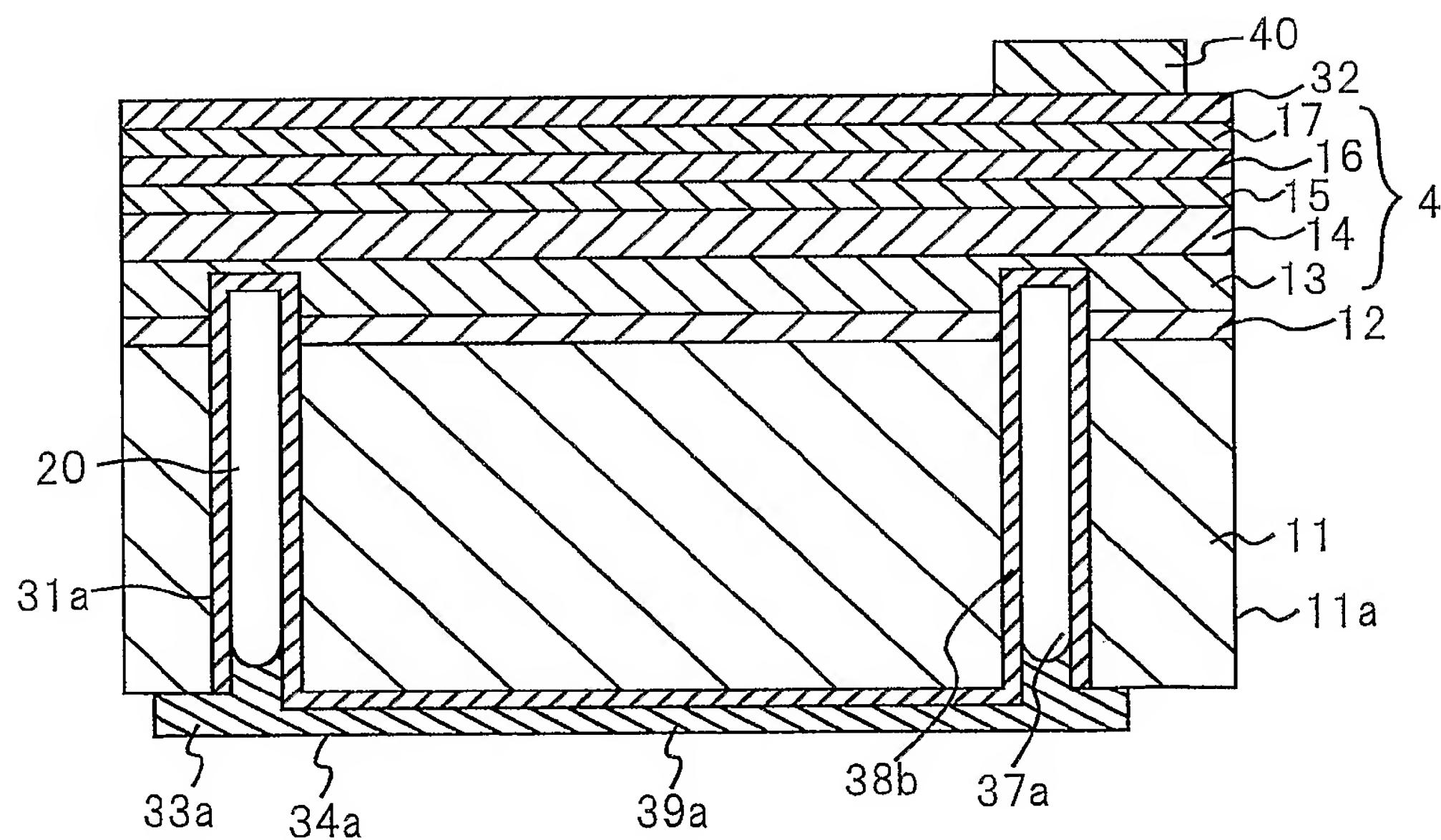


10 / 13

第17図

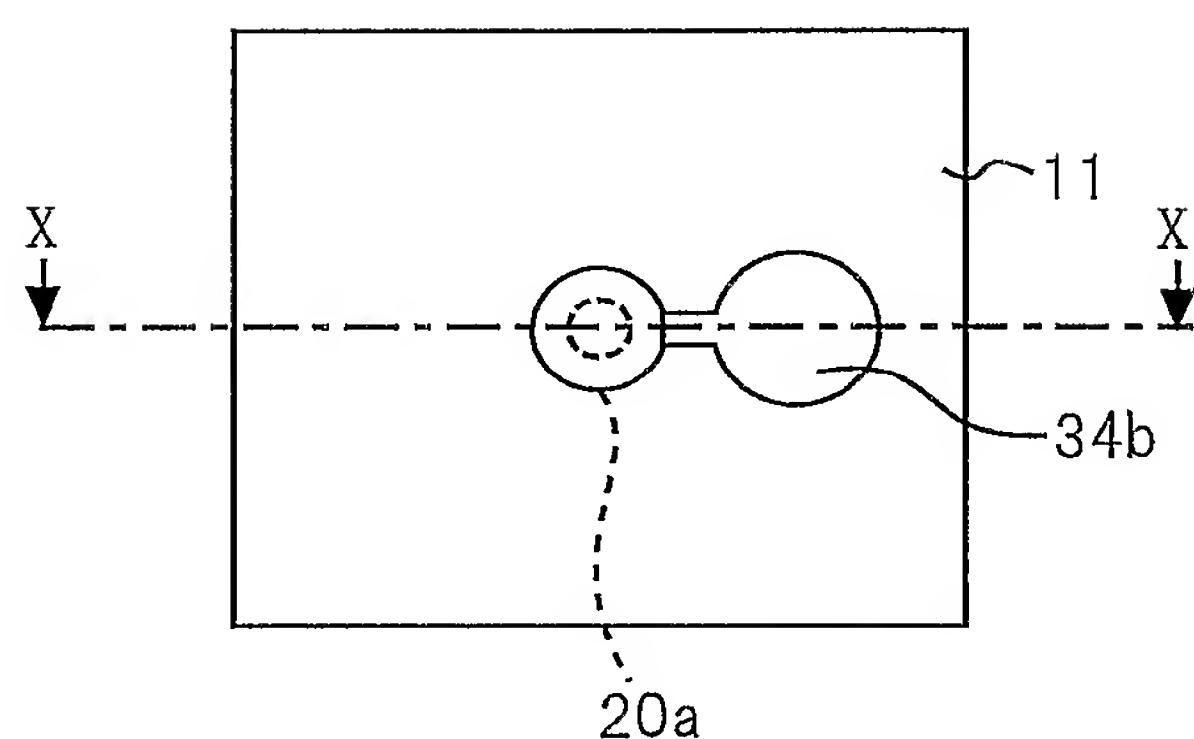


第18図

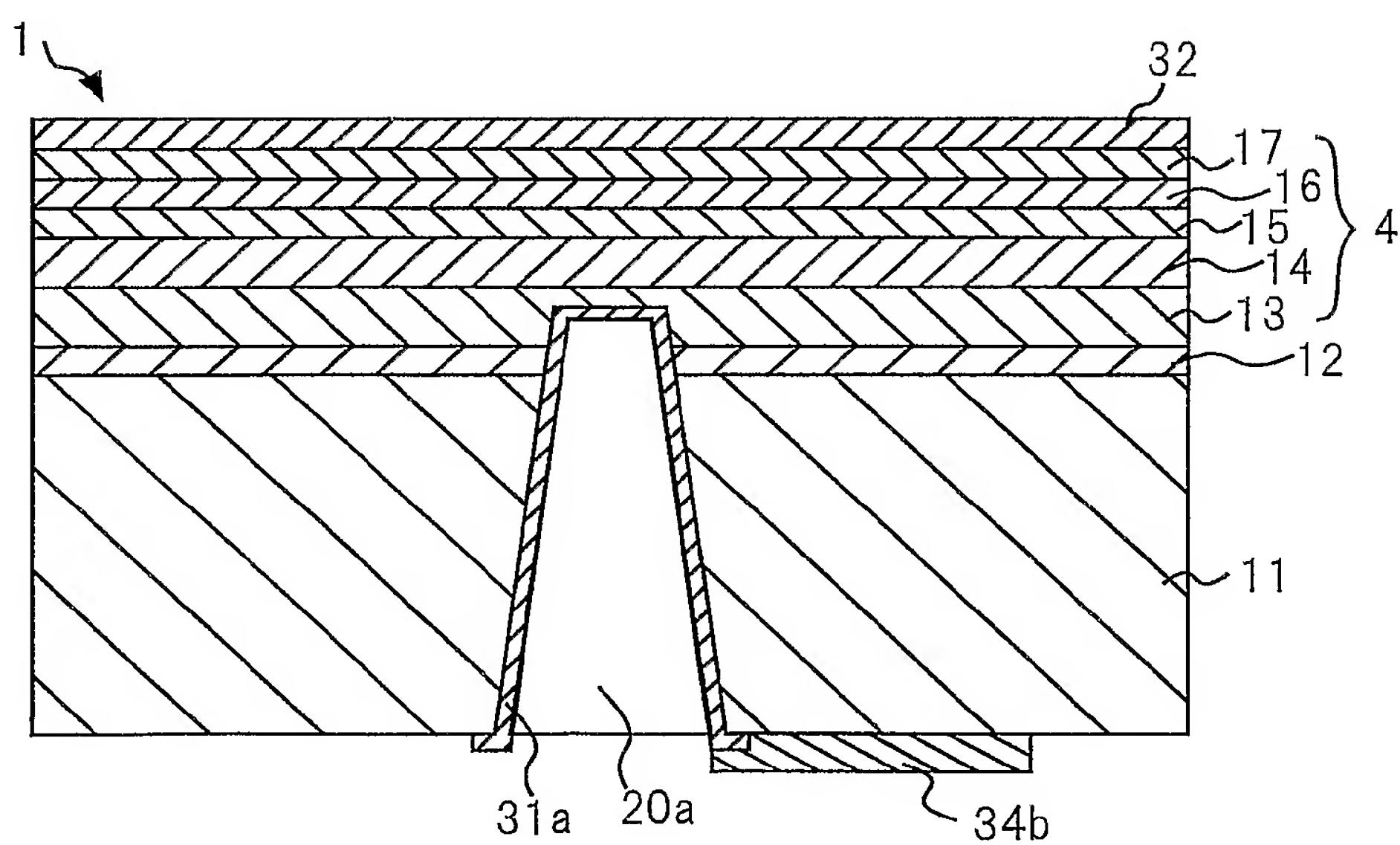


11 / 13

第19図

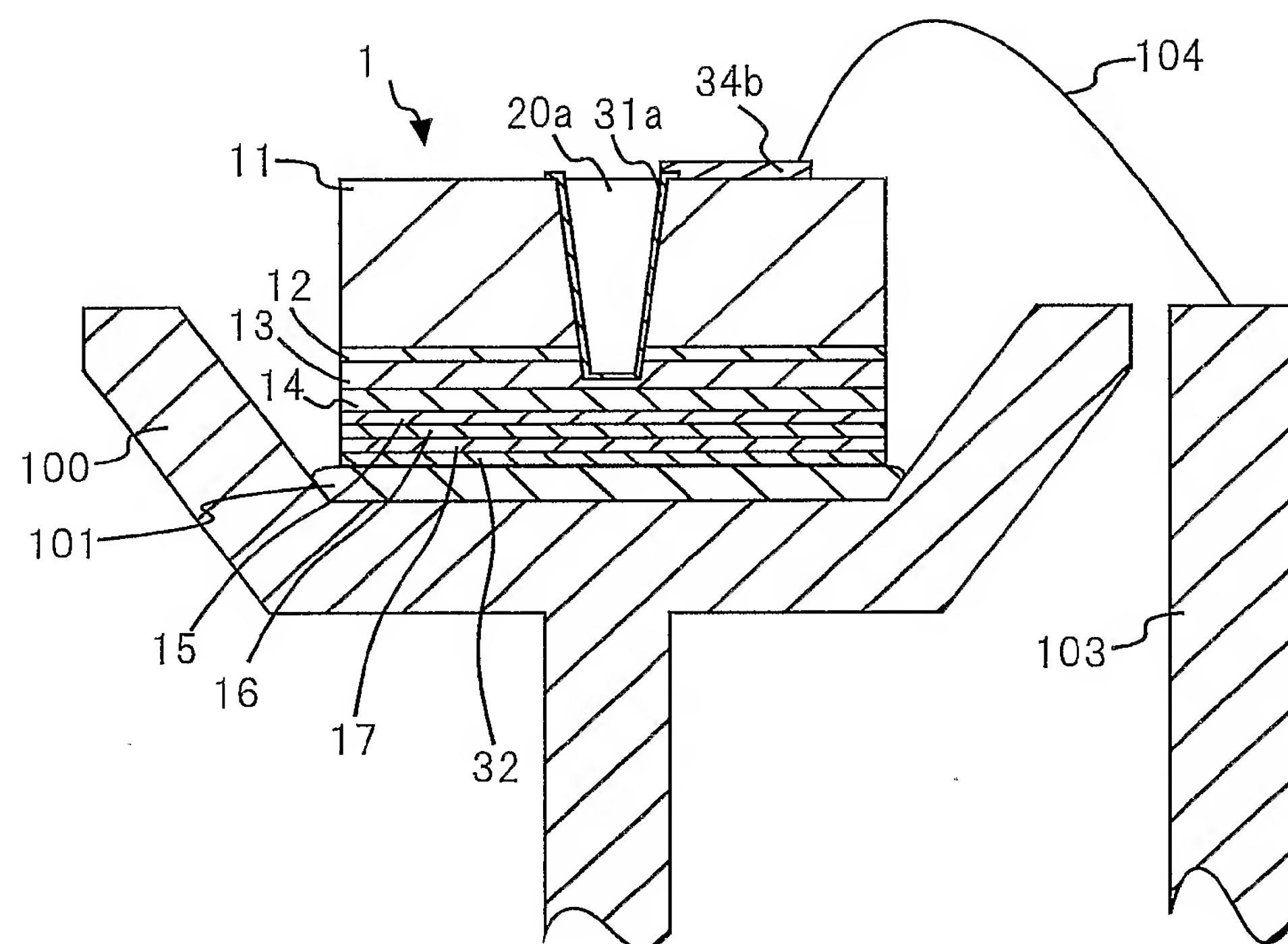


第20図



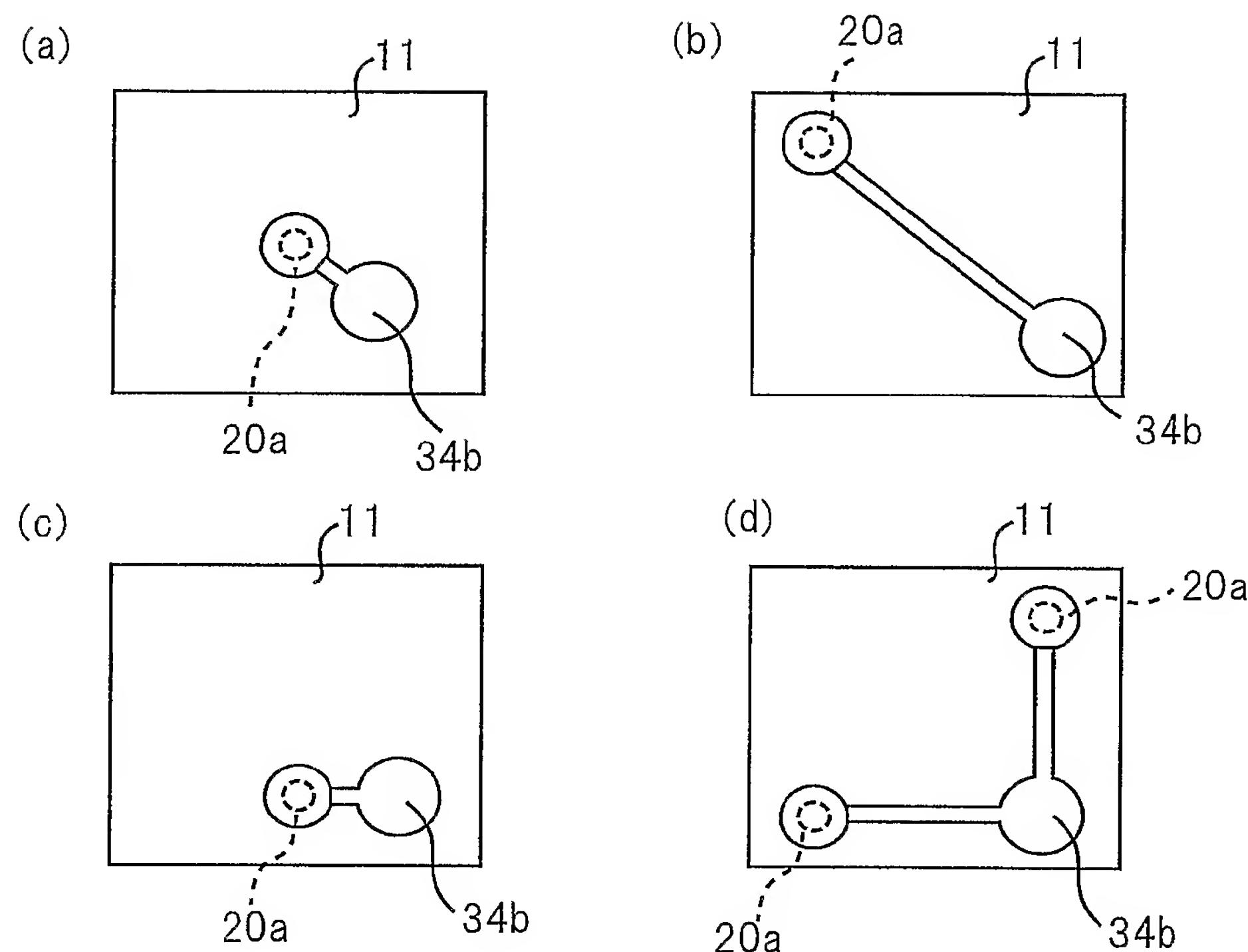
12 / 13

第21図

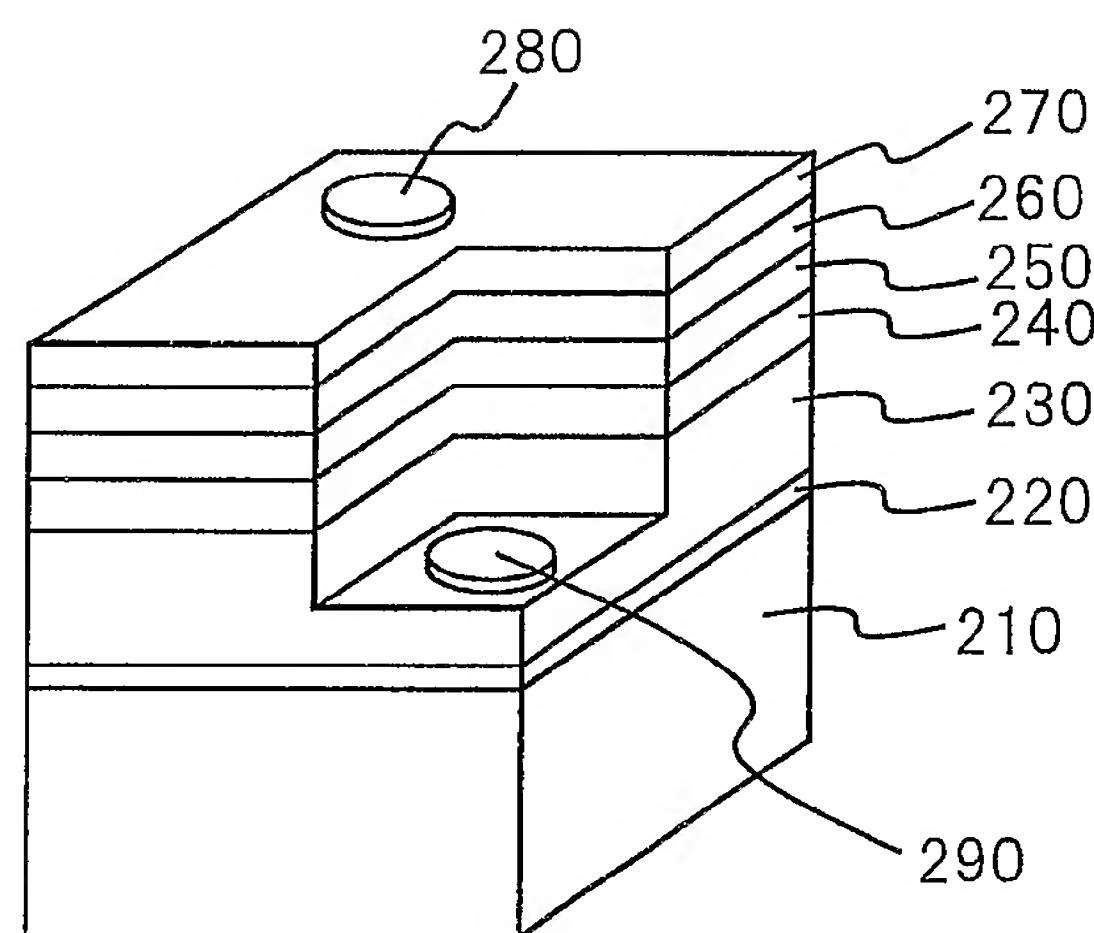


13 / 13

第22図



第23図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/12087

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L33/00, H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1965-1996	Jitsuyo Shinan Toroku Koho	1996-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Toroku Jitsuyo Shinan Koho	1994-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 8-83929 A (Rohm Co., Ltd.), 26 March, 1996 (26.03.96), Full text; all drawings; Fig. 3 (Family: none)	1, 2, 4
Y	JP 8-255926 A (Rohm Co., Ltd.), 01 October, 1996 (01.10.96), Full text; all drawings (Family: none)	3, 5-7 8-30
Y	JP 10-308560 A (Toshiba Corp.), 17 November, 1998 (17.11.98), Full text; all drawings (Family: none)	1-30
		1-30

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search
18 February, 2003 (18.02.03)

Date of mailing of the international search report
04 March, 2003 (04.03.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/12087

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6239033 B1 (Sony Corp.) , 29 May, 2001 (29.05.01) , Column 5, lines 39 to 61 & US 2001/35580 A1 & US 2001/40245 A1 & JP 11-45892 A	1-30
Y	JP 2001-111106 A (Sharp Corp.) , 20 April, 2001 (20.04.01) , Figs. 7, 8 (Family: none)	5,16,23
Y	JP 10-173235 A (Sharp Corp.) , 26 June, 1998 (26.06.98) , Full text; all drawings; Par. No. [0024] (Family: none)	1-11,15-27 12-14,28-30
Y	JP 10-173236 A (Sharp Corp.) , 26 June, 1998 (26.06.98) , Full text; all drawings (Family: none)	9,14,30
Y	JP 10-117058 A (Kabushiki Kaisha Airekkusu) , 06 May, 1998 (06.05.98) , Full text; all drawings (Family: none)	10,11,13,26, 29
Y	JP 61-91930 A (Director General, Agency of Industrial Science and Technology) , 10 May, 1986 (10.05.86) , Full text; all drawings (Family: none)	10,11,13,26, 29
Y	JP 61-245993 A (Hitachi, Ltd.) , 01 November, 1986 (01.11.86) , Page 2, upper left column, lines 11 to 14 (Family: none)	10,11,13,26, 29
Y	EP 0573270 A2 (MITSUBISHI KASEI CORP.) , 08 December, 1993 (08.12.93) , Full text; all drawings & JP 5-175150 A & US 5400740 A1	10,11,13,26, 29
A	JP 11-145514 A (Toshiba Corp.) , 28 May, 1999 (28.05.99) , Figs. 3, 8 (Family: none)	1-14
E,A	JP 2003-17790 A (Matsushita Electric Industrial Co., Ltd.) , 17 January, 2003 (17.01.03) , Full text; all drawings (Family: none)	1-30

A. 発明の属する分野の分類（国際特許分類（IPC））

Int. C17 H01L33/00.

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. C17 H01L33/00, H01S5/00 - 5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1965-1996
日本国公開実用新案公報	1971-2003
日本国実用新案登録公報	1996-2003
日本国登録実用新案公報	1994-2003

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 8-83929 A (ローム株式会社) (ファミリーなし)	1996.03.26
Y	図3	1, 2, 4
Y	全文全図	3, 5-7 8-30
Y	JP 8-255926 A (ローム株式会社) (ファミリーなし)	1996.10.01
	全文全図	1-30
Y	JP 10-308560 A (株式会社東芝) (ファミリーなし)	1998.11.17
	全文全図	1-30

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日 18. 02. 03	国際調査報告の発送日 04.03.03
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 近藤 幸浩 印 2K 8422

電話番号 03-3581-1101 内線 3253

C(続き) . 関連すると認められる文献		引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	US 6239033 B1 (Sony Corporation) & US 2001/35580 A1 & US 2001/40245 A1 & JP 11-45892 A		2001.05.29 第5欄第39-61行	1-30
Y	JP 2001-111106 A(シャープ株式会社) (ファミリーなし)		2001.04.20 図7, 図8	5, 16, 23
Y	JP 10-173235 A (シャープ株式会社)全文全図 (ファミリーなし)		1998.06.26 段落0024	1-11, 15-27 12-14, 28-30
Y	JP 10-173236 A (シャープ株式会社) (ファミリーなし)		1998.06.26 全文全図	9, 14, 30
Y	JP 10-117058 A (株式会社アイレックス) (ファミリーなし)		1998.05.06 全文全図	10, 11, 13, 26, 29
Y	JP 61-91930 A (工業技術院長) (ファミリーなし)		1986.05.10 全文全図	10, 11, 13, 26, 29
Y	JP 61-245993 A (株式会社日立製作所) (ファミリーなし)		1986.11.01 第2頁左上欄第11-14行	10, 11, 13, 26, 29
Y	EP 0573270 A2 (MITSUBISHI KASEI CORPORATION) & JP 5-175150 A & US 5400740 A1		1993.12.08 全文全図	10, 11, 13, 26, 29
A	JP 11-145514 A (株式会社東芝) (ファミリーなし)		1999.05.28 図3, 図8	1-14
EA	JP 2003-17790 A (松下電器産業株式会社) (ファミリーなし)		2003.01.17 全文全図	1-30